

出國報告（出國類別：進修）

美國加州大學爾灣分校 碩士進修報告

服務機關：國防部軍備局生產製造中心第四〇一廠

姓名職稱：郭昫瑄上尉

派赴國家：美國

出國期間：110年9月20日至112年7月15日

報告日期：112年8月7日

摘要

本案係奉國防部 110 年 9 月 10 日國人管理字第 1100200600 號令核定，准郭昫瑄上尉赴美國加利福尼亞州就讀加州大學爾灣分校(University of California, Irvine)之電子工程與電腦科學研究所(Master of Science in Electrical Engineering and Computer Science)，奉核進修期程自 110 年 9 月 20 日至 112 年 8 月 31 日止。職於核定期程內完成修業進度並取得碩士學位證明，並於 112 年 7 月 15 日抵臺，7 月 17 日返廠報到。

目次

摘要.....	..1
目次.....	..2
壹、目的.....	..3
貳、進修過程.....	..4
一、學校介紹.....	..4
二、系所介紹.....	..5
三、研究專題介紹.....	..6
參、心得建議.....	18
肆、參考資料.....	19

壹、目的

本案係奉國防部 110 年 9 月 10 日國人管理字第 1100200600 號令辦理，由職赴美國加利福尼亞州加州大學爾灣分校進修電子工程與電腦科學碩士學位，核定進修期程自 110 年 9 月 20 日至 112 年 8 月 31 日，進修期間主要以類比電路設計(Analog Circuit Design)為主要研究方向，求學期間完成畢業學分修習及專題製作，於 112 年 7 月 15 日返抵國門，並於 7 月 17 日返廠報到。本報告依「行政院及所屬各機關出國報告綜合處理要點」之相關規定撰寫，內容提供職進修經驗及心得分享，期可透過報告內容，激盪出各項研究創新想法。

貳、進修過程

一、學校介紹

加州大學爾灣分校（University of California, Irvine，以下簡稱為 UCI），創建於 1965 年，位於美國加利福尼亞州爾灣市(Irvine)，是美國公立常春藤名校，世界一流的學術研究機構。由於爾灣市大眾運輸較為不便，為滿足學生移動需求，校方提供免費校園接駁車供學生往返於各系館與校區附近大學城，並有校園警衛於學校周邊巡邏，提供良好的治安環境，使學生能夠專心進行研究。



圖 1、UCI 吉祥物 Peter the Anteater



圖 2、UCI 行政大樓

二、系所介紹

本次進修之電子工程與電腦科學研究所(Electrical Engineering and Computer Science，以下簡稱 EECS)隸屬於 UCI 亨利山姆艾利工程學院(Henry Samueli School of Engineering，以下簡稱 HSSoE)。HSSoE 下轄六個科系，分別為：生醫工程學系、化學與分子工程學系、土木與環境工程學系、電子工程與電腦科學學系、機械與航太工程學系及材料工程學系。系所上研究方向主要分為電路與裝置、電腦工程及系統工程等三部分。本次進修內容主要以電路與裝置研究領域內的電路設計為主，畢業門檻須修得 4 門 4 學分核心課程及 8 門 4 學分之相關選修課程與 1 門 1 學分的研討會討論。每一門課程除有期中及期末考外，亦設有課程專題，提供學生將上課所學之知識運用至實際生活。



圖 3、UCI 亨利山姆艾利工程學院

三、研究專題介紹

本廠為因應未來日夜作戰趨勢，已初步完成研究開發步槍使用之熱像瞄準具，本次出國進修主要針對熱像瞄準具內之電路設計進行學習，以下將分別透過硬體類比電路設計、軟體運算輔助及嵌入式系統軟體模擬三部分進行報告。

(一) 硬體類比電路設計

熱像瞄準具作為一個可攜式裝置，首要考慮條件為低功耗，由於戰場環境充電地點取得不易，如何設計低功耗裝置並延長使用時間成為一項重要課題。類比電路設計主要有以下三個不同的專題進行討論，每一個專題所做之電路模擬都比前一個更加複雜且需要考慮更多影響因素。

1. 低功率二級放大器電路設計

本專題要求在低功率的情況下進行二級放大器的電路設計，圖 4 為全系統電路。

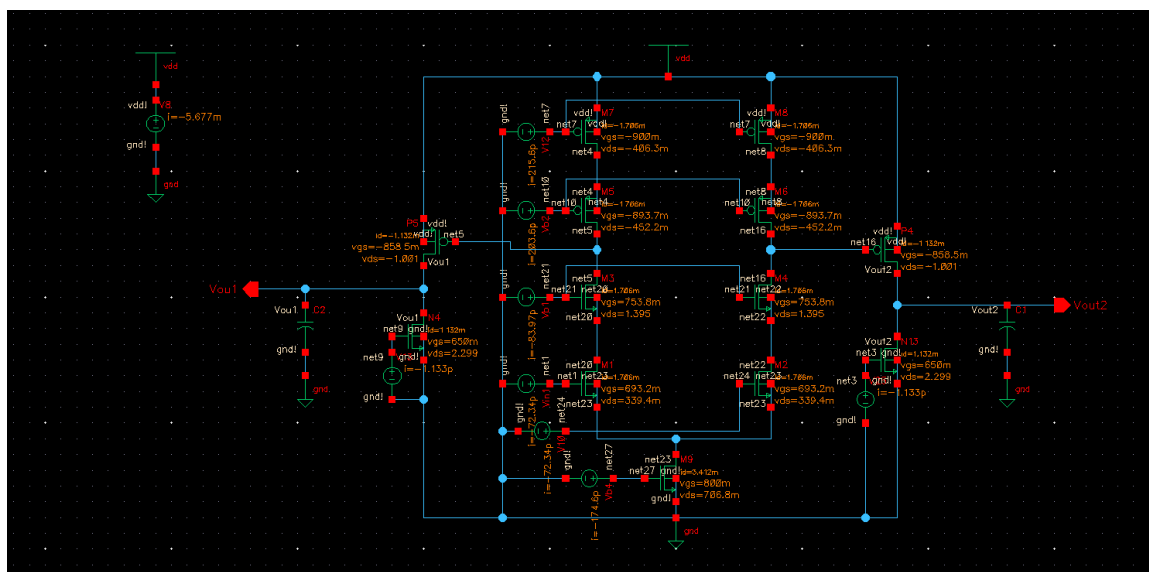


圖 4、二級放大器電路架構

為確保放大器可以確實達到放大的效果，設計過程中必須持續確認各個電晶體皆在飽和區進行工作，因此在設計時需同步進行電路模擬。圖 5、圖 7 及圖 9 為各分支重要電晶體架構圖；圖 6、圖 8 及圖 10 則分別為電流與電晶體寬度曲線圖，藉由以下曲線圖可以確認在所需功率下，讓每一個電晶體運作在飽和區內的電流大小。

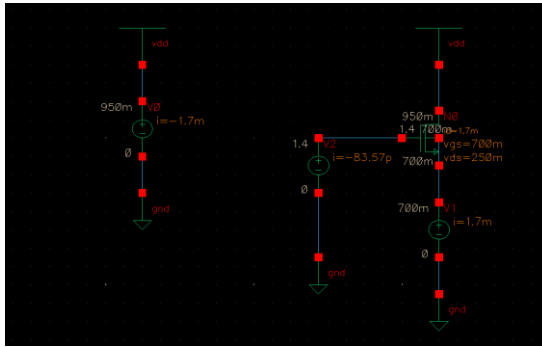


圖 5、M1 N 型電晶體架構圖

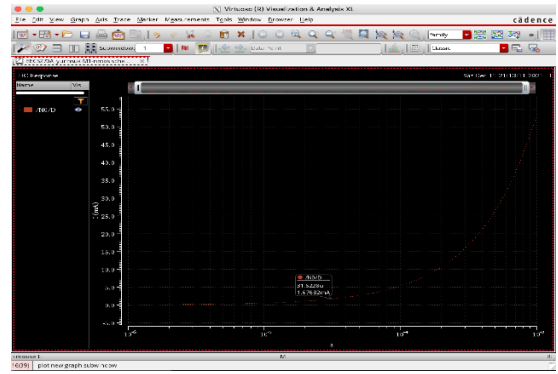


圖 6、電流與電晶體寬度曲線圖

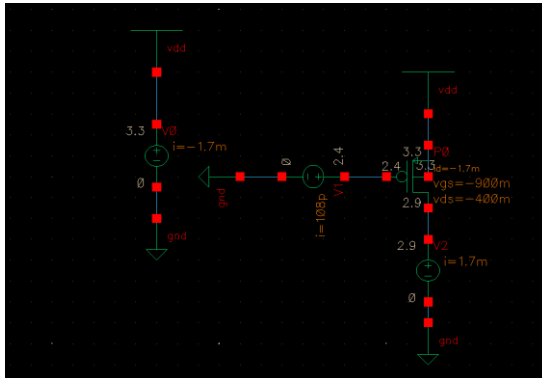


圖 7、M7 P 型電晶體架構圖

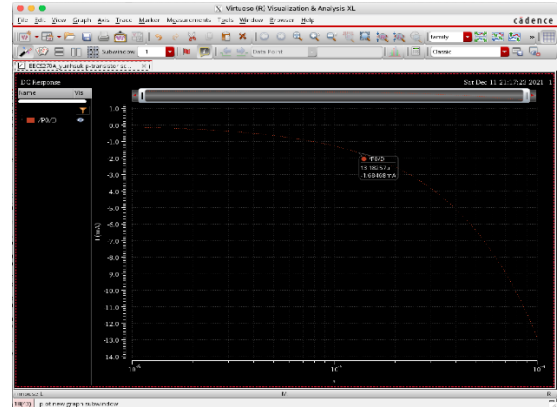


圖 8、電流與電晶體寬度曲線圖

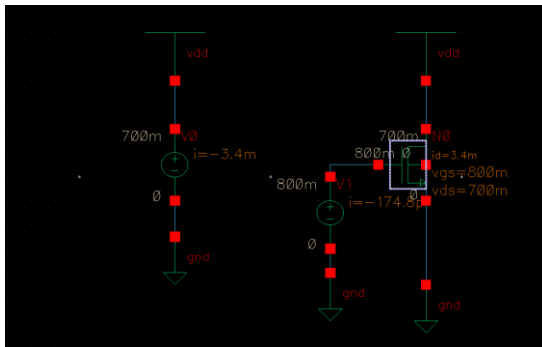


圖 9、M9 N 型電晶體架構圖

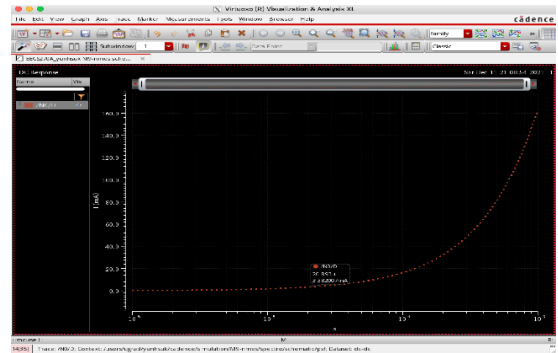


圖 10、電流與電晶體寬度曲線圖

完成第一級各電晶體設計及模擬並確認所有電晶體皆工作在飽和區後，進行第二級放大器電路設計。第二級電路則由一個 N 型電晶體及一個 P 型電晶體所組成。同樣地，設計過程仍需確保電晶體運作在飽和區。圖 11 及圖 13 為電晶體架構圖；圖 12 及圖 14 則為電流與電晶體寬度曲線圖。另外由於一般電晶體在高頻模式下傳遞訊號時會產生頻率響應且訊號受到電晶體本身電容影響而導致衰減，因此需要在二階放大器放大訊號後加上額外的電容提高穩定度。

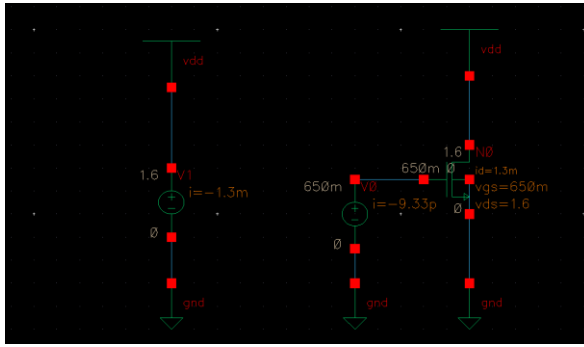


圖 11、N 型電晶體架構圖

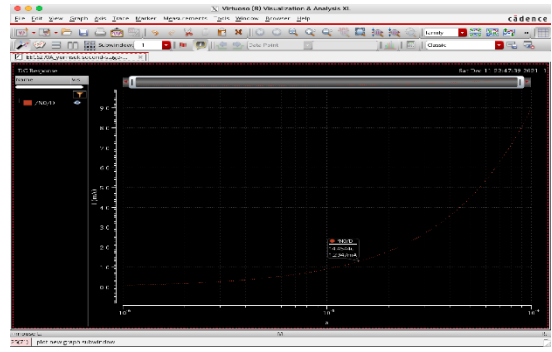


圖 12、電流與電晶體寬度曲線圖

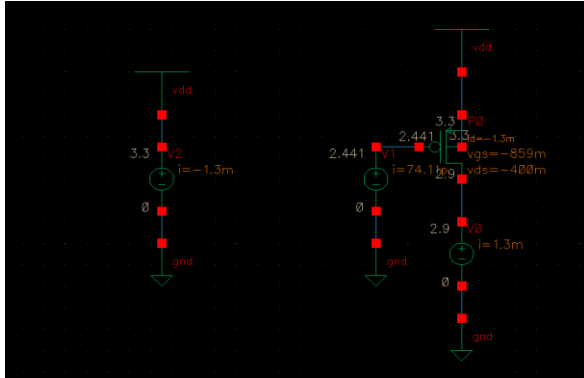


圖 13、P 型電晶體架構圖

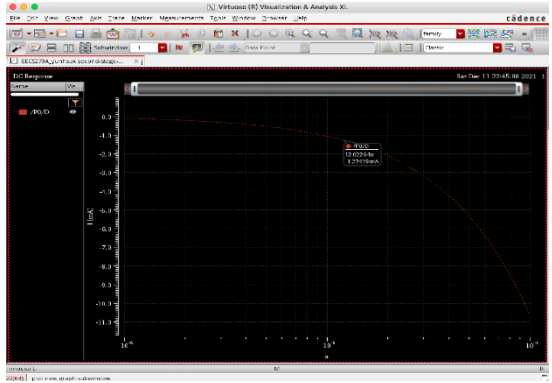


圖 14、電流與電晶體寬度曲線圖

2. 具有相位頻率偵測器之鎖相電路設計

鎖相電路出現在各種高頻電路應用當中，由於紅外線感測器係屬高頻電路波段範圍，了解其電路設計原理實屬必要。本專題要求設計一中心頻率為 20 GHz 之鎖相電路，並在功耗固定的情況下達到其振盪頻率介於 18 GHz 至 22 GHz，且具有高度的降噪特性。為降低設計複雜性，故決定使用具有相位頻率偵測器結構的鎖相電路。整體電路架構主要分為四個部分：相位頻率偵測器、電荷泵、電壓控制振盪器以及分頻器依序介紹。

(1) 相位頻率偵測器

相位頻率偵測器主要分為兩個不同的模組：D 型正反器及 AND 邏輯閘。圖 15 為 D 型正反器電路架構，考量到低功耗的需求，此處採用的是一種稱為 TSPC 的設計架構。這種架構的優勢在於所需功耗較低，缺點則為速度較慢。圖 16 則為其電路模擬圖，從圖中可見，當時序訊號及重置訊號皆為上升時，輸出端之訊號會與輸入訊號鎖定。由於低功耗的限制，在 AND 邏輯閘的設計上仍然採用 TSPC 之架構設計。圖 17 及圖 18 分別為 AND 邏輯閘電路架構圖及電路模擬圖。

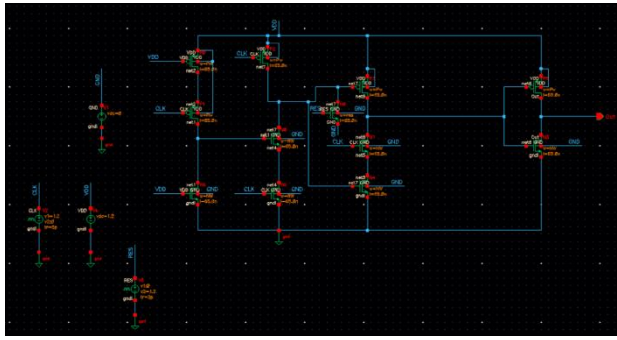


圖 15、TSPC D 型正反器電路架構圖

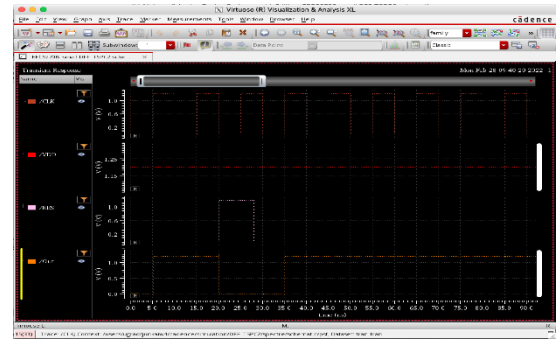


圖 16、TSPC D 型正反器電路模擬

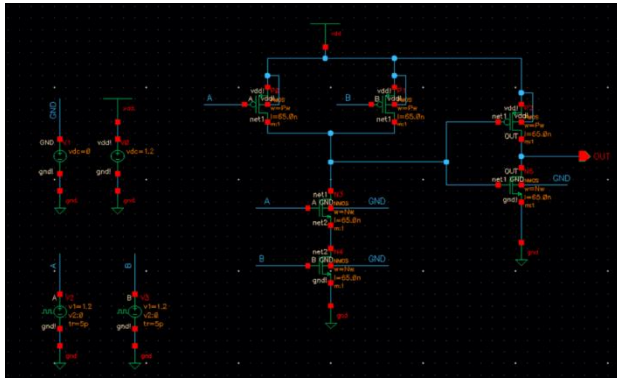


圖 17、AND 邏輯閘電路架構圖

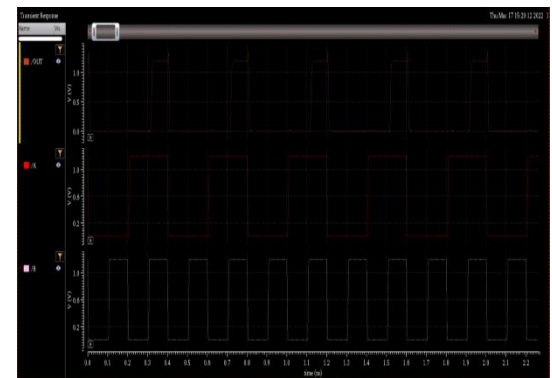


圖 18、AND 邏輯閘電路模擬

完成這兩項模組設計後，合併兩個型正反器及一個邏輯閘組成相位頻率偵測器。圖 19 及圖 20 分別為相位頻率偵測器電路架構圖及電路模擬圖。

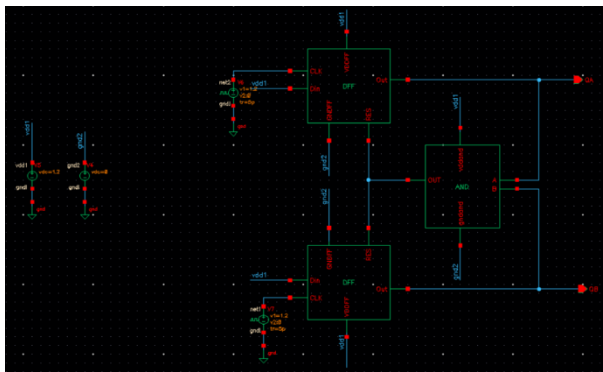


圖 19、相位頻率偵測器電路架構圖

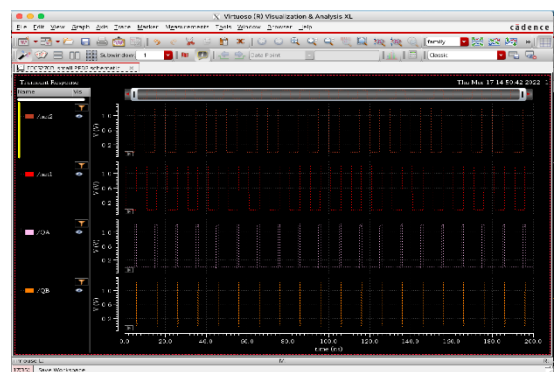


圖 20、相位頻率偵測器電路模擬

(2) 電荷泵

電荷泵的主要功能在於產生比輸入電壓大的輸出電壓，在這個模組中，採用最基本的設計架構，來自相位頻率偵測器的輸出訊號經由反相器控制 P 型電晶體，圖 21 為其電路架構圖。為達降噪目的，且經偵測發現電荷泵具有很多的高頻雜訊，因此在完成電荷泵設計後需設計一個低通濾波器過濾高頻雜訊如圖 22。

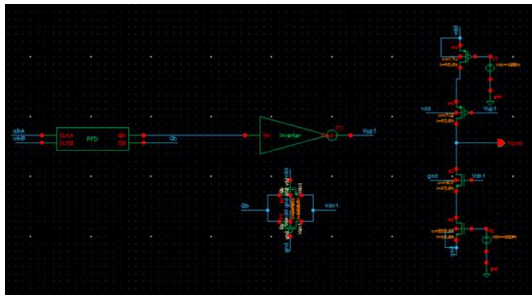


圖 21、電荷泵電路架構圖

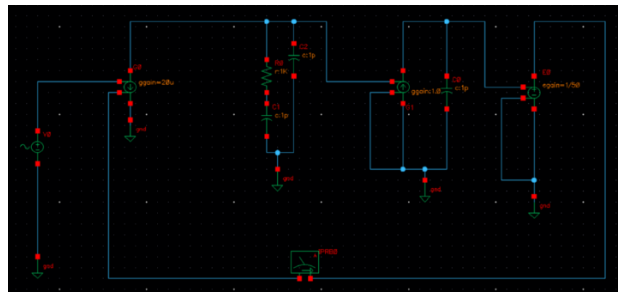


圖 22、低通濾波器電路架構圖

(3) 電壓控制振盪器

為使鎖相電路的中心頻率維持在 20 GHz，需要使用電壓控制振盪器控制其頻率振盪。圖 23 為其電路架構，為使振盪頻率具有振盪波動空間，使用多個電容器所組成的電容組進行控制。圖 24 則為其電路模擬圖，可以看到其頻率能在 18 至 20GHz 間穩定振盪。

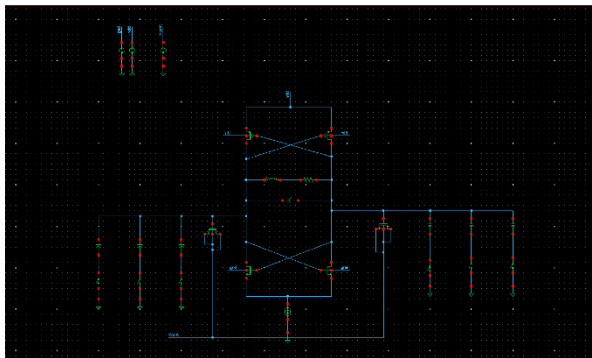


圖 23、電壓電壓控制振盪器架構圖

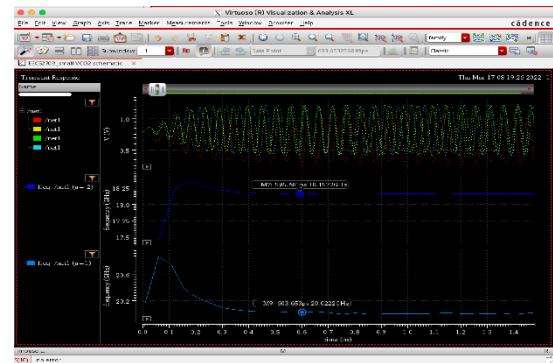


圖 24、電壓電壓控制振盪器電路模擬

(4) 分頻器

由於電壓控制振盪器的輸出頻率已超出可以使用 TSPC 架構的分頻器，因此此處 CML 架構進行分頻器電路設計如圖 25。其功能主要為產生多個與基準參考頻率相同的精度與穩定度的頻率訊號。

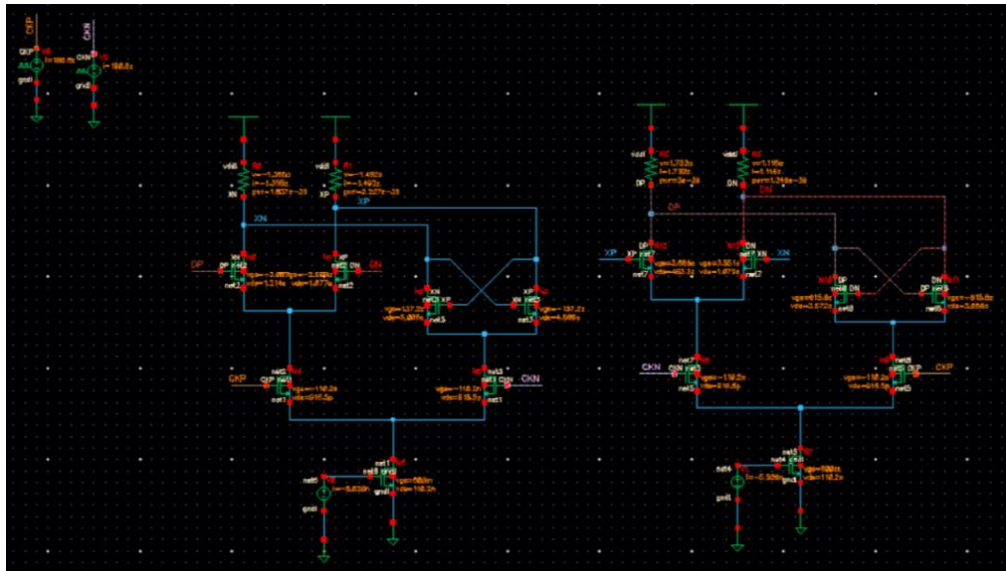


圖 25、分頻器電路架構圖

3. 主動式高頻電路倍頻器

一般長波紅外線頻率約介於 300GHz 至 430THz，經由測試可知電晶體的 F_{max} 為 380GHz 如圖 26 及圖 27，其代表意義為如果輸入頻率高於這個頻率，電晶體將不再屬於主動元件，必須以被動元件的形式來進行考量與設計。

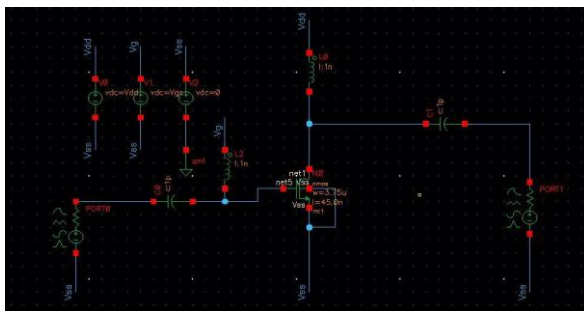


圖 26、測量 F_{max} 電路架構圖

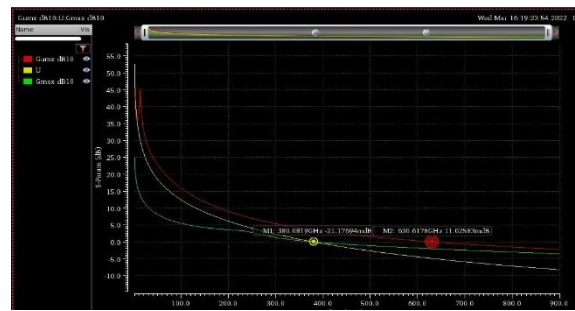


圖 27、 F_{max} 電路模擬圖

本專題需設計一個頻率位於 135-160GHz 的主動式高頻電路倍頻器如圖 28。主動式高頻電路倍頻器包含電流鏡、理想 Sin 波振盪器、衡換器、輸入匹配電路、輸出匹配電路及 Push-Push 電路架構。其最後輸出頻率結果可達 157GHz。圖 29 可見其電路可在高頻情況下穩定振盪。

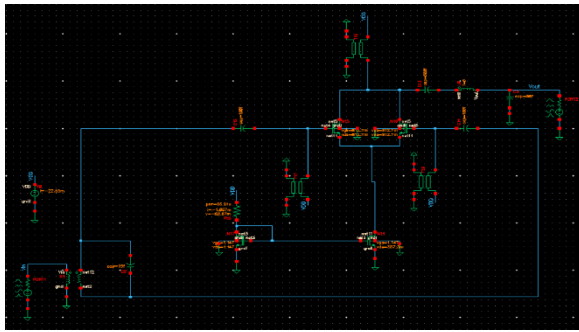


圖 28、主動式高頻電路倍頻器電路架構圖

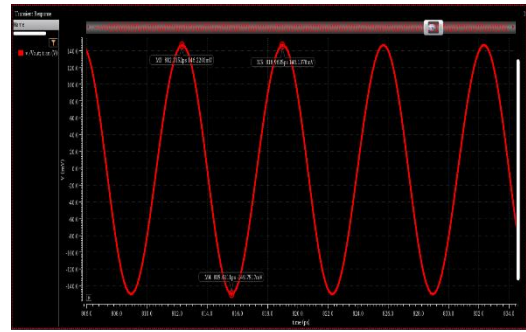


圖 29、電路模擬圖

(二) 軟體輔助運算

由於熱影像在經由紅外線感測器接受訊號成像後，會先由原本的類比訊號圖像轉為數位訊號圖像，並藉由數位影像處理的方式進行影像優化功能，會需要進行影像優化常常是因為接收到的影像資料未必足夠清晰（如下圖 30），因此有兩種方法可以進行影像的調整，第一種為亮度調整，藉由強化在低度或是高度灰階的像素質從而達到降低或是提高影像的亮度，如圖 31 及圖 32；第二種則為對比調整，藉由強化影像對比度，從而獲得較為清晰的影像如圖 33。



圖 30、原圖



圖 31、強調低灰階影像



圖 32、強調高灰階影像



圖 33、強調對比

（三）嵌入式系統韌體模擬

熱像瞄準具作為一個可攜式裝置，必須能夠獨立於電腦主機伺服器使用，目前的可攜式裝置多半是使用嵌入式系統作為載體，本專題針對一影像邊緣偵測演算法進行動態影像邊緣偵測，並藉由不同的設計架構，逐步提高影像幀率。

本專題可分為以下幾個步驟：

1. 針對素材影片進行邊緣偵測
2. 建立測試平台及初步韌體架構
3. 優化韌體架構

首先針對一段 9 秒的 400 萬畫素校園空拍影片，進行影像邊緣偵測，並產出 20 幀不同的邊緣偵測圖片（如圖 35）。



圖 34、原圖

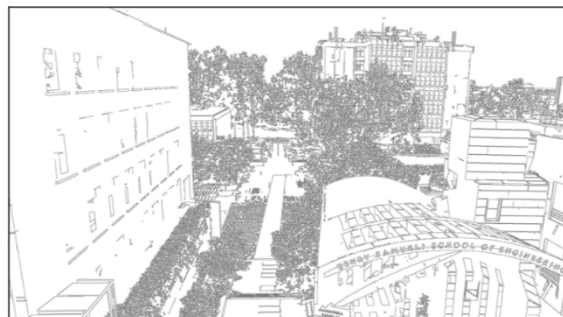


圖 35、邊緣偵測圖

第二步為設計測試平台及建立初步韌體架構。由於實際應用時並不是每次要進行的偵測的影片都一樣，因此需要在演算法架構上設計測試平台，確保不論測試的輸入資料為何皆不影響演算法本身運作。韌體模組如圖 36，其中 Stimulus、Monitor 及 Platform 三大模組為所謂的測試平台，Platform 中則包含 DataIn、Design Under Test(以下簡稱 DUT)及 DataOut。DUT 內為邊緣偵測演算法，DataIn 及 DataOut 作為連接測試平台與 Platform 的資料輸入及輸出。

```
36 #define WINSIZE 21
37
38 > struct IMAGE ...
69
70 > class Stimulus : sc_module ...
182
183 > class DataIn : sc_module ...
204
205 > class DUT : sc_module ...
844
845 > class DataOut : sc_module ...
866
867 > class Monitor : sc_module ...
950
951 > class Platform : sc_module ...
967
968 > class top : sc_module ...
983
984 > int sc_main(int argc, char *argv[]) ...
```

圖 36、初步韌體模組架構

完成初步韌體架構後，由於專題最終希望得到幀率 30 的影像處理速度，因此第三步為需要進一步優化韌體架構。為進一步提高韌體運行速度，進行 DUT 內的同步運算處理，首先將 DUT 內五個主要演算法運行的模組各自獨立進行同步運算，完成後進一步將 Gaussian_Smooth 模組中的三個主要演算法進行同步運算處理如圖 37。

```
104
105 > typedef struct Kernel_S--
135 } KERNEL;
136
137 > typedef struct Tempim_S--
167 } TEMPIM;
168
169 > SC_MODULE(Gaussian_Kernel) {--
217
218 > SC_MODULE(BlurX) {--
263
264 > SC_MODULE(BlurY) {--
308
309 > SC_MODULE(Gaussian_Smooth) --
339
340 > SC_MODULE(Derivative_X_Y) --
405
406 > SC_MODULE(Magnitude_X_Y) --
444
445 > SC_MODULE(Non_Max_Supp) --
675
676 > SC_MODULE(Apply_Hysteresis) --
844
845 > SC_MODULE(Stimulus) --
960
961 > SC_MODULE(Monitor) --
1052
1053 > SC_MODULE(DataIn) --
1074
1075 > SC_MODULE(DataOut) --
1096
1097 > SC_MODULE(DUT) --
1136
1137 > SC_MODULE(Platform) --
1163
1164 > SC_MODULE(Top) --
1185
1186 Top top("top");
1187
1188 > int sc_main(int argc, char *argv[]) --
```

圖 37、DUT 同步運算處理

完成 DUT 同步運算處理後，下一步將進行時間測量。其時間量測係計算當資料從 Stimulus 輸出後進入 DUT 演算法進行運算後再傳入 Monitor 所需要的時間差。其量測結果如圖 38。經由圖 34 可以得知完成 20 張圖片的邊緣偵測需花費約 30 秒的時間，平均一張圖需要花費約 1.5 秒的時間進行處理，其幀率約為 0.67，遠小於專題所要求的 30。

Gaussian_Smooth	17.90sec	61.09%
----- Gaussian_Kernel	0.00sec	0.00%
----- BlurX	9.34sec	31.88%
\----- BlurY	8.56sec	29.22%
Derivative_X_Y	3.15sec	10.75%
Magnitude_X_Y	2.41sec	8.23%
Non_Max_Supp	3.13sec	10.68%
Apply_Hysteresis	2.71sec	9.25%
	29.30sec	100%

圖 38、時間量測結果

此運算速度是基於使用電腦伺服器，本專題係以樹莓派 3 作為嵌入式系統模型模擬，然而一般嵌入式系統的運算速度都不如電腦伺服器，相同的程式運作在樹莓派上時其幀率約為 0.498，低於使用伺服器時的 0.67。因此需要進一步尋找程式中是否有可以進行同步運算的地方。與此同時也在邊緣偵測演算法中發現可以進一步同步運算 Blur_X 及 Blur_Y 兩個模組如圖 39 及圖 40，同步運算後其幀率提升至 1.042 如圖 41。

```

474 SC_MODULE(BlurX)
475 {
476     sc_fifo_in<IMAGE> ImgIn;
477     sc_fifo_in<FKERNAL> KernelIn;
478     sc_fifo_in<int> CenterIn;
479     sc_fifo_out<FIMAGE> TempimOut;
480
481     IMAGE image;
482     FKERNAL kernel;
483     int center;
484     FIMAGE tempim;
485
486     sc_event waitE[8];
487     sc_event startE;
488
489 > void blur_x(int sliceNo) --
518
519 > void main(void) --
532
533 void sliceX1(void) {blur_x(0);}
534 void sliceX2(void) {blur_x(1);}
535 void sliceX3(void) {blur_x(2);}
536 void sliceX4(void) {blur_x(3);}
537 void sliceX5(void) {blur_x(4);}
538 void sliceX6(void) {blur_x(5);}
539 void sliceX7(void) {blur_x(6);}
540 void sliceX8(void) {blur_x(7);}
541
542 SC_CTOR(BlurX)
543 {
544     SC_THREAD(main);
545     SET_STACK_SIZE
546     SC_THREAD(sliceX1);
547     SC_THREAD(sliceX2);
548     SC_THREAD(sliceX3);
549     SC_THREAD(sliceX4);
550     SC_THREAD(sliceX5);
551     SC_THREAD(sliceX6);
552     SC_THREAD(sliceX7);
553     SC_THREAD(sliceX8);
554 }
555 };

```

圖 39、Blur_X 同步運算

```

557 SC_MODULE(BlurY)
558 {
559     sc_fifo_in<FKERNAL> KernelIn;
560     sc_fifo_in<int> CenterIn;
561     sc_fifo_in<FIMAGE> TempimIn;
562     sc_fifo_out<SIMAGE> SmoothedimOut;
563
564     FKERNAL kernel;
565     int center;
566     FIMAGE tempim;
567     SIMAGE smoothedim;
568
569     sc_event waitE[8];
570     sc_event startE;
571
572 > void blur_y(int sliceNo) {-
595
596 > void main(void) --
609
610 void sliceY1(void) {blur_y(0);}
611 void sliceY2(void) {blur_y(1);}
612 void sliceY3(void) {blur_y(2);}
613 void sliceY4(void) {blur_y(3);}
614 void sliceY5(void) {blur_y(4);}
615 void sliceY6(void) {blur_y(5);}
616 void sliceY7(void) {blur_y(6);}
617 void sliceY8(void) {blur_y(7);}
618
619 SC_CTOR(BlurY)
620 {
621     SC_THREAD(main);
622     SET_STACK_SIZE
623     SC_THREAD(sliceY1);
624     SC_THREAD(sliceY2);
625     SC_THREAD(sliceY3);
626     SC_THREAD(sliceY4);
627     SC_THREAD(sliceY5);
628     SC_THREAD(sliceY6);
629     SC_THREAD(sliceY7);
630     SC_THREAD(sliceY8);
631 }
632 };

```

圖 40、Blux_Y 同步運算

```
21866: Monitor received frame 20 with 10340 ms delay.  
21866: 0.960 seconds after previous frame, 1.042 FPS
```

圖 41、幀率量測結果

由於專題的最終目標為幀率 30，目前仍有 30 倍的差距。以下將介紹幾個方法進一步提高幀率。第一個為使用編譯器優化程式，在這個步驟中，可以發現幀率提高約 2.5 倍達到 2.605。第二個則為提升嵌入式系統硬體規格，在這一步驟中使用樹莓派 4 取代樹莓派 3，取代後可以發現其幀率再次提高再次提高約 3 倍達到 7.812。第三個則是進行軟體中資料結構的取代。在某些軟體程式中使用浮點數運算，這種運算方式不止運算速度較慢且貴，但優點則為可以提供較為精確的影像，如果將浮點樹運算以定點數運算，可以再次提高幀率到達 8.475 如圖 42，然而可以發現產出的邊緣偵測圖像具有少數白點（壞點），由於本專題進行的影像約為四百萬像素，每一張圖的白點皆少於 100 像素，因此在此處將以定點數運算取代部分的浮點數運算。

```
2701 ms: Monitor received frame 20 with 1316 ms delay.  
2701 ms: 0.118 seconds after previous frame, 8.475 FPS.
```

圖 42、幀率量測結果

在課堂的最後，專題距離幀率 30 還有約 3.5 倍的差距，經過大家討論，皆同意可以持續對演算法內的各個模組進行同步運算處理，並降低輸入圖片的像素值，幀率 30 是有機會達成的。

參、心得建議

職所修習的課程涵蓋硬體電路設計、軟體設計優化及韌體系統模擬，經過將近兩年的專題設計，對於位於紅外線波段頻率的硬體電路設計特性有所了解，並理解如何從軟體角度進一步優化系統性能，最後整合至嵌入式系統進行模擬，針對本廠後續規劃各項研發案，如 12.7 公厘遙控槍塔瞄準具，40 公厘榴彈機槍遙控槍塔瞄準具及手持式熱像儀等案均可應用相關知識輔助開發。

能體驗國外大學的學術自由風氣，以及不同的上課方式，是軍旅生涯中難得的機會，也是難忘的經驗之一。在加州大學爾灣分校兩年的留學期間，不僅學習到了豐富的學術知識，還體驗了西方文化，拓展了自己的視野及思維。

有別於一年兩個學期 16 週的學期制度，加州大學爾灣分校採取 11 週的學季制度，課程十分緊湊，內容並沒有因為週數較少而減少，反而因為週數較少，因此更加重視學生的自學能力。每週都會有作業或小考要繳交及預備，一學季至少需修滿 3 堂課 12 學分以上方可達到國際學生全日進修規定，所選修的課程內容都相當有挑戰性，值得花時間去探究。

大部分課程都有討論和專題，因此有機會與世界各地的同學交流討論，也讓職體會到了西方的教學模式，學會如何與他人合作、溝通和交流。在校期間，碩士課程雖然沒有課堂助教，但每堂課除正課時間外，教授均設有 office hour 供學生於課後提供問題。

國外修課的過程中，除了需要理解教授上課內容外，也常常需要與同學進行討論與交流，由於過往的英語教育經驗大多集中於閱讀與寫作，對於聽力與口說的著墨相對較少，因此在初期與同學討論專題時需要花較多的時間理解與溝通，建議如果有規劃出國進修的人員需要提前加強自身的聽力與口說能力。

肆、參考資料

1. http://en.m.wikipedia.org/wiki/University_of_California,_Irvine
2. <https://uci.edu>
3. <https://engineering.uci.edu/dept/eecs>