

國立交通大學  
National Chiao Tung University

出國報告（出國類別：出國短期研究）

## 二維半導體材料元件技術開發研究

服務機關：國立交通大學

前瞻奈米電子與系統研究中心

姓名職稱：何焱騰 副研究員

派赴國家：美國 加州大學洛杉磯分校

出國期間：105年6月20日至6月30日

報告日期：105年8月3日（報告繳交日）

## 摘要

本次赴美國加州大學洛杉磯分校作短期研究，主要是配合前瞻奈米電子與系統研究中心計畫，進入電機系教授 Jason Woo 實驗室進行二維材料 TMDs (Transition Metal Dichalcogenides, 過渡金屬硫屬化合物) MoS<sub>2</sub> (二硫化鉬) 新穎半導體其元件製程開發，並學習其元件分析技術。

由於本人過去投入 MoS<sub>2</sub> 等材料之合成技術，並提出許多提升二維材料性質之新製程，想藉由 Woo 教授及其團隊在元件物理及二維材料如石墨烯元件開發之經驗，共同開發 MoS<sub>2</sub> 電晶體相關製程技術。

本次短期合作研究，雖然時間短暫，收穫很大，除了解加州大學洛杉磯分校在石墨烯二維材料之製程開發與模擬評估方式外，亦學習關鍵二維材料之電晶體製程與接觸電阻檢測技術，對未來開發高性能 MoS<sub>2</sub> 電晶體元件技術，有莫大助益。

## 目次

一、目的.....	1
二、過程.....	1
三、心得及建議 .....	10
四、附錄（參考文獻） .....	11

# 本文

## 一、目的

本次赴美國加州大學洛杉磯分校（UCLA）作短期研究，主要是配合本校前瞻奈米電子與系統研究中心計畫，開發未來 7 奈米以下節點所需之前瞻半導體技術。藉由這次短期研究之機會，進入電機系教授 Jason Woo 實驗室，與其研究團隊進行二維材料過渡金屬硫屬化合物（Transition Metal Dichalcogenides，TMDs）， $\text{MoS}_2$ （二硫化鉬）新穎半導體材料電晶體元件製程開發，並學習元件分析技術。將此研究經驗攜回，對於未來在交大開發 TMDs 相關二維材料元件技術研究，將有所助益。

## 二、過程

首前往加州大學洛杉磯分校拜會 Woo 教授，以及其實驗室研究團隊成員。之後參訪半導體製程實驗室，了解其相關研究設施，包括製程及測試設備等。接著由 Woo 教授主持，進行研究議題討論與目標設定，規劃接下來之研究工作項目。



圖 1



圖 2



圖 3



圖 4



圖 5

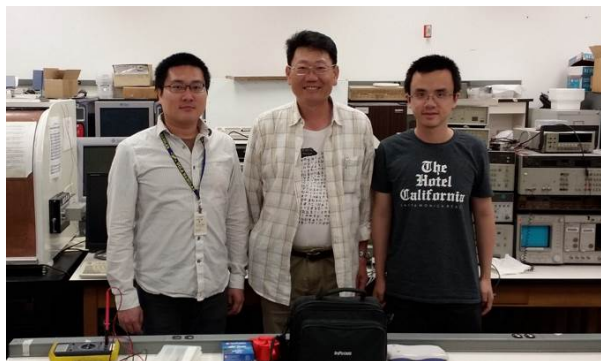


圖 6

圖 1~圖 5 為參訪加州大學洛杉磯分校電機系奈米科技中心留影，圖 6 為與 Woo 教授實驗室兩位博士研究生合影。

本次短期研究之心得主要有二部分，一為瞭解 Woo 教授實驗室在石墨烯之合成技術與電晶體元件技術，對應用在過渡金屬硫化物(TMDs)二硫化鉬( $\text{MoS}_2$ )電晶體製程技術具參考價值；二為沿用其製程與元件設計經驗於  $\text{MoS}_2$  二維材料上開發製程技術，並以 TLM (層級模型設計) 電性量測分析，歸納降低接觸電阻之有效策略，對未來研究方向有莫大助益。

### 1. 石墨烯電晶體技術

由於石墨烯材料因具備截然不同的特性(如圖 7 所示)，例如高電子遷移率( $\sim 200,000 \text{ cm}^2/\text{Vs}$ )，以及優異的靈敏度，因此激發了科學界研究二維材料之興趣[1]。這些特性使得石墨烯被視為高頻元件以及感測器應用的明日之星。吳教授實驗室過去在石墨烯元件技術方面，已建立許多關鍵技術，例如開發出成長於銅箔之高品質石墨烯，其特性如圖 8 所示。圖 8(a)為石墨烯轉貼至  $\text{SiO}_2/\text{Si}$  (二氧化矽/矽)之光學顯微鏡照片；圖 8(b)為石墨烯之拉曼圖譜，顯示 graphene (石墨烯) 振動模態 (G and G')。同時亦克服接觸金屬及與氧化層界面能態問題，成功開發出高性能石墨烯電晶體。其製作流程如圖 9 所示。

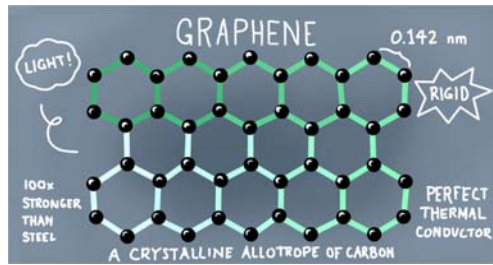


圖 7 石墨烯之優異特性

運用 Pd 金屬具備高工函數 (work function) 之特性，成功克服二維材料首要之瓶頸，歐姆接觸問題。並且經克服 High K dielectric (高介電常數絕緣) 與 graphene 界面態問題，成功開發出高性能 graphene 電晶體。所萃取出之載子遷移率則高達  $25000 \sim 26000 \text{ cm}^2/\text{Vs}$ 。這些成功實例，均是我們開發 TMDs 二維材料電晶體所需之寶貴經驗。

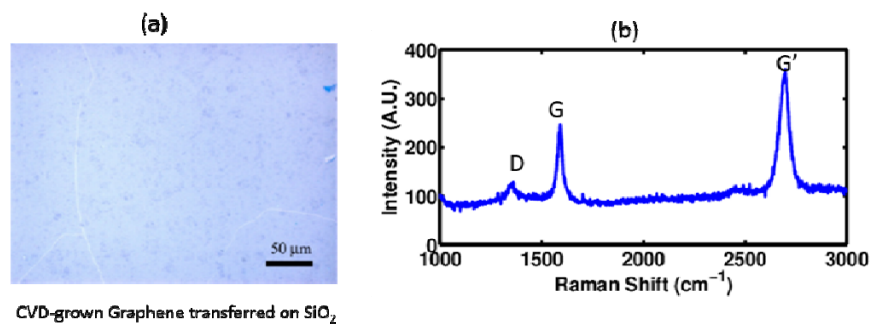


圖 8 (a) 石墨烯轉貼至  $\text{SiO}_2/\text{Si}$  之光學顯微鏡照片；(b) 石墨烯之拉曼圖譜

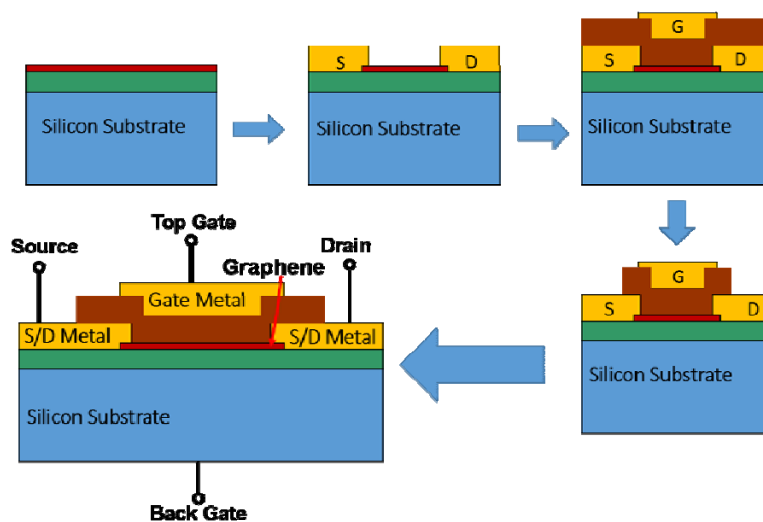


圖 9 石墨烯電晶體製作流程

## 2. $\text{MoS}_2$ 電晶體製程開發

類似於石墨烯，過渡金屬硫屬化合物 (transition metal dichalcogenides, TMDs) 由於具備二維層狀結構，特別受到青睞。尤其是單層之 Molybdenum disulphide

(MoS<sub>2</sub>)，提供了優異之量子侷限效應 (quantum confinement effect) [2]，因此備受矚目。MoS<sub>2</sub> 之性質，如圖 10(a)能帶圖可知，塊材之 MoS<sub>2</sub> 為非直接能隙 1.2 eV；當層數降至單層則形成直接能隙 1.9 eV[3]。此二維層狀結構之 MoS<sub>2</sub> 是由 S-Mo-S 單元所組成之六方晶 (hexagonal)，其層與層之間是由弱鍵范德瓦力 (Van der Waals forces) 所連結，間距為 6.5 埃，其原子模型如圖 10(b)所示。

2011 年以剝離法 (exfoliation) 成功製造出上閘極結構之 MoS<sub>2</sub> n 型電晶體 (如圖 10(c)所示)，展現了優異之特性，其電流開關比超過 8 次方 ( $I_{on}/I_{off} > 10^8$ ) 且場效電子遷移率高達 200 cm<sup>2</sup>/Vs [4] (如圖 10(d)所示)，是未來於奈米電子領域最具應用潛力之材料。

本次短期研究，本人準備了以雷射磊晶法 (pulsed laser deposition, PLD) 成長之 MoS<sub>2</sub> on sapphire (藍寶石) 樣品，攜至加州大學洛杉磯分校，擬引用其在二維石墨烯電晶體之研發經驗，開發 MoS<sub>2</sub> FET (FET= field-effect transistor，場效應晶體管) 製程，並由其特性分析回饋給予 MoS<sub>2</sub> 成長參數調變之方向。其 MoS<sub>2</sub> 之材料分析特性如圖 11 所示，具備層狀結構且具半導體特性。

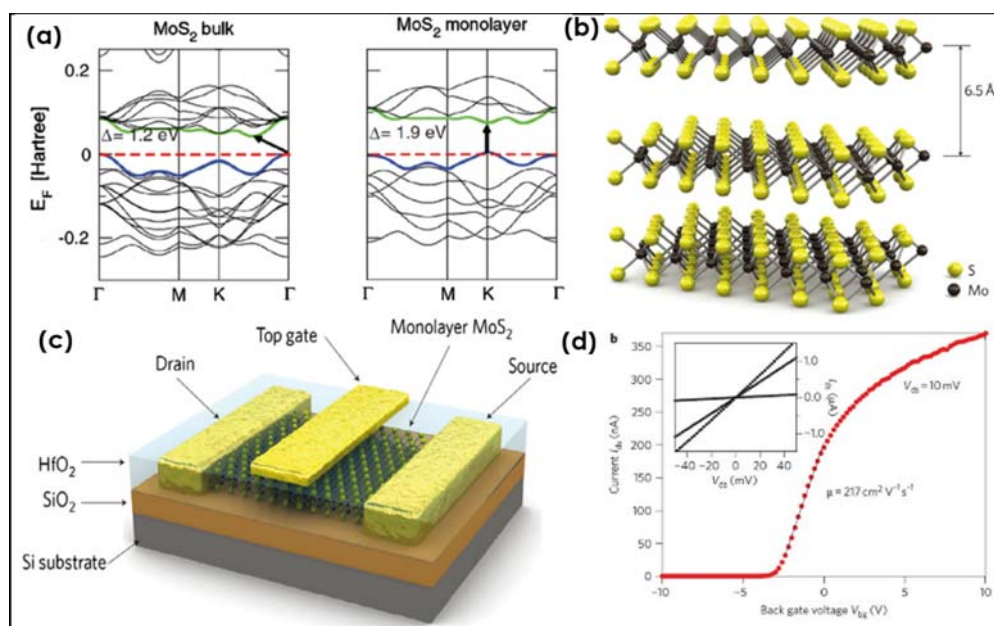


圖 10 (a)為 MoS<sub>2</sub> 能帶圖，當塊材之能隙為 1.2eV，厚度降至單層時轉變為直接能隙 1.9V；(b)為 MoS<sub>2</sub> 二維之層狀結構模型，由 S-Mo-S 所組成，層與層間距約 6.5 埃；(c)為上閘極結構之 MoS<sub>2</sub> 電晶體，通道層為以剝離法貼合之 MoS<sub>2</sub>；(d)為其電晶體特性[4]

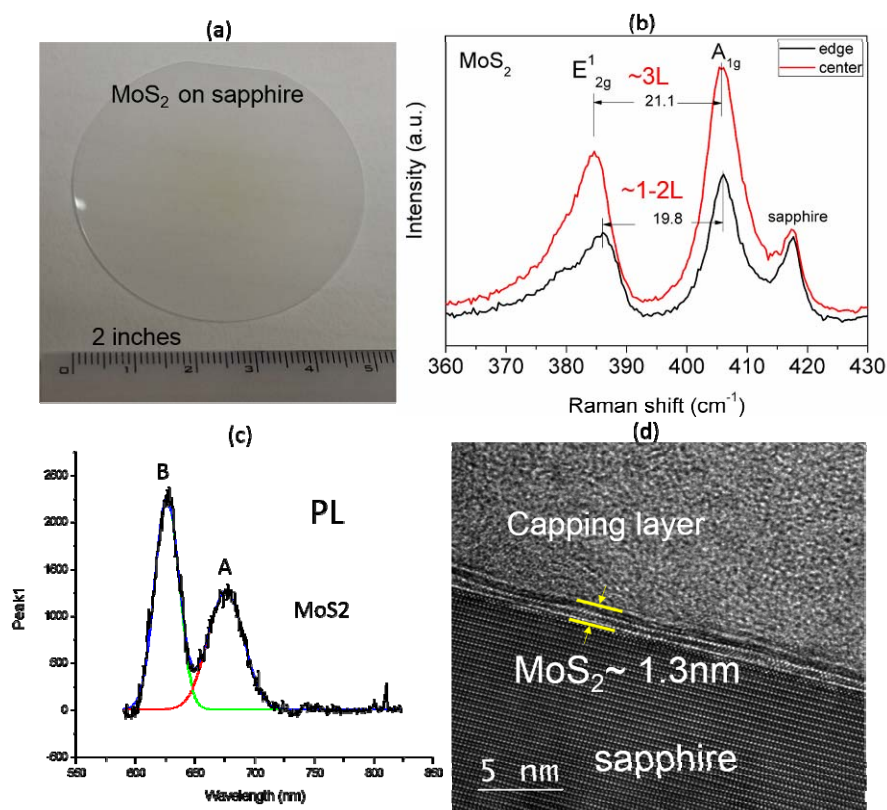


圖 11 (a)以 pulsed laser deposition (脈衝雷射蒸鍍系統) 方式成長之 MoS<sub>2</sub>/sapphire 光學顯微鏡影像；(b)MoS<sub>2</sub> 其拉曼分析，樣品中心及邊緣特性峰值 ( $E_{2g}^1-A_{1g}^1$ ) 差分別為 21.1、19.8 $\text{cm}^{-1}$  代表 MoS<sub>2</sub> 層數約為 2~3 層；(c)為 PL 光性分析呈現 A 及 B 直接躍遷顯示其  $E_g \sim 1.8\text{eV}$  具半導體性；(d)為 MoS<sub>2</sub> 截面電子顯微鏡影像，呈現高結晶性層狀結構厚度為 1.3nm (約 2 層)。

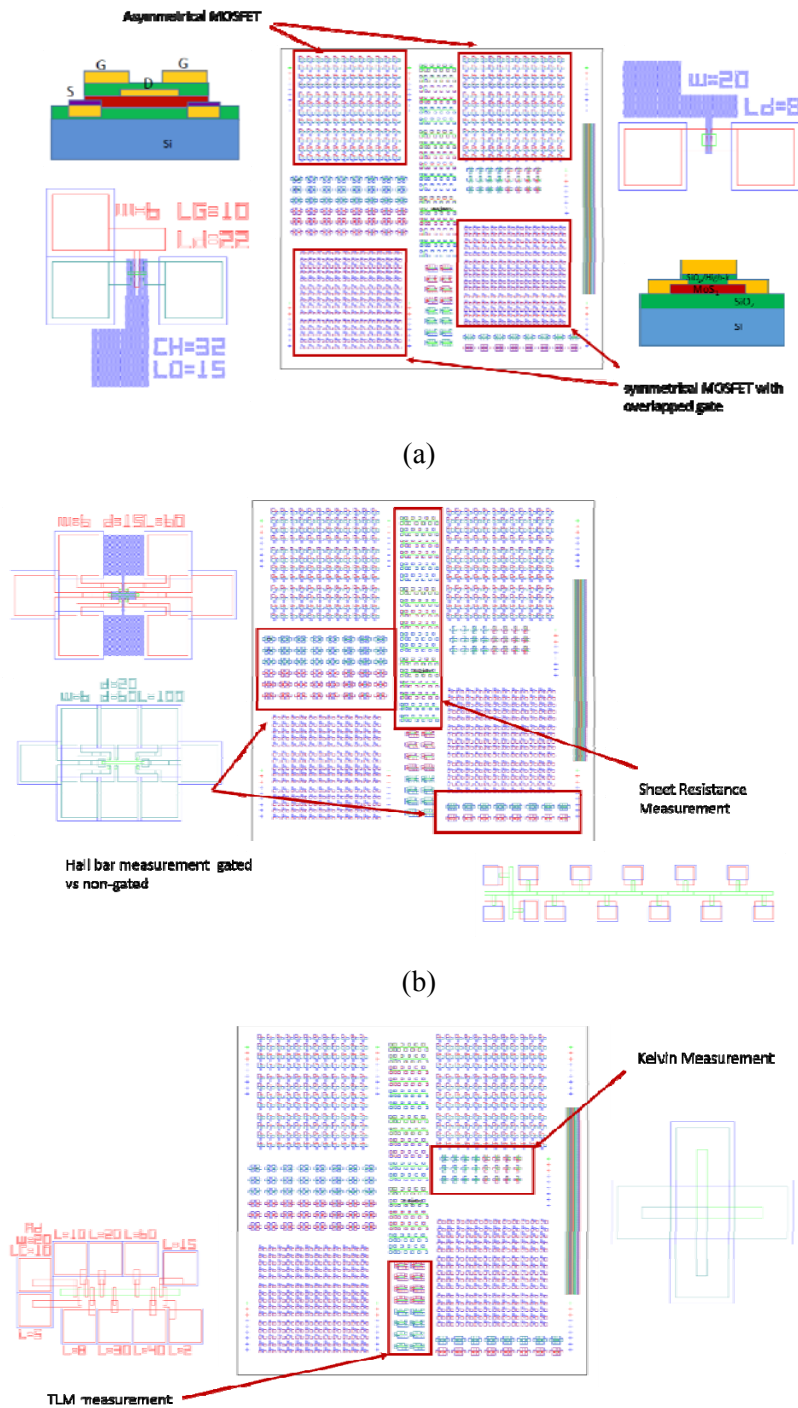
然而二維材料因厚度僅數層，無法提供高能態密度 (density of states)，因此欲形成金屬與 MoS<sub>2</sub> 之歐姆接觸，確實是一大挑戰。一般而言，金屬與半導體接觸，必會形成蕭特基接觸 (Schottky contact)，如果接觸區表面載子濃度高，則可形成蕭基歐姆接觸 (Schottky-Ohmic) 進而大幅降低接觸電阻。而由 PLD (pulsed laser deposition, 脈衝雷射蒸鍍系統) 方式所成長之 MoS<sub>2</sub> 由於純度高、無雜質，載子濃度相對低 ( $< 10^{12}\text{cm}^{-2}$ )，因此如何降低接觸電阻是 MoS<sub>2</sub> 元件製程欲克服之關鍵問題。

## 2-1 元件設計

Woo 教授實驗室現有之二維材料元件光罩如圖 12 所示，內容包括上閘極結構 MESFET (金屬半導體場效應晶體管) 及 MOSFET (金屬氧化物半導體場效



電晶體)，以及 transmission line model (TLM，傳輸線模型)。圖 12(a)標示上半部為非對稱式 S/D/gate 設計圖以及下半部傳統式對稱 S/D/gate 設計圖。圖片 12(b)標示 hall bar Pattern (霍爾條形圖案) 以及 sheet resistance (薄層電阻) 量測。圖 12(c)則為 TLM pattern 以及 Kelvin probe (開爾文探針) 設計。此光罩涵蓋所有二維材料之檢測分析資訊，對於開發二維材料之電性分析甚為重要。



(c)  
圖 12

## 2-2 Transmission line model (TLM, 傳輸線模型)

為分析 MoS<sub>2</sub> 之接觸電阻 (R<sub>c</sub>)，採用光罩中 TLM 量測區塊 (如圖 12(c)所示)，藉由不同長度之電阻可分析出 R<sub>c</sub> 及 R<sub>s</sub> (sheet resistance of MoS<sub>2</sub>)，此分析對於不同之接觸電阻實驗參數調變，可回饋量化指標，非常有效用。不同長度之 MoS<sub>2</sub> TLM 結構如圖 13 所示。MoS<sub>2</sub> 之電阻值此時為長度函數，即：

$$R(L)=2R_c + R_{semi},$$

R<sub>c</sub> is contact resistance; R<sub>s</sub> is semiconductor resistance

$$\text{亦可寫成 } R(L)= R_c + \rho L/A= 2R_c + \rho L/w \cdot t,$$

while  $\rho$  is resistivity; A is cross-section area, L is length between pads.

w is channel width; t is thickness of MoS<sub>2</sub>

當量測之電阻值對 L 微分，所得斜率即為  $\rho/w \cdot t = R_s/w$ ; R<sub>s</sub> 為 sheet resistance of MoS<sub>2</sub>！此時將電阻量測數據對 L 作圖，並作線性回歸可得直線如圖 14 所示，截距為 2R<sub>c</sub> 值；斜率為 R<sub>s</sub>/w。

為分析載子傳輸特，對於 MoS<sub>2</sub> 接觸電阻之模型，如圖 15 所示。先不論接觸金屬之電阻，模型中接觸金屬長度 (contact length) 為 L<sub>c</sub>, sheet resistivity (薄層電阻率) of MoS<sub>2</sub> 為  $\rho_s$ ;  $\rho_c$  is contact resistivity (接觸電阻率)，可得到總電阻 [5] 為：

$$R_C \times W = \sqrt{\rho_c \rho_s} \coth(L_{con} \sqrt{\frac{\rho_s}{\rho_c}})$$

如果載子 transfer length(傳輸長度)定義為： $L_T = \sqrt{\frac{\rho_c}{\rho_s}}$

當 contact length (接觸長度)  $\gg L_T$  且  $\rho_s \ll \rho_c$  則總電阻可改寫為：

$$R_C \cdot W = \frac{\rho_c}{L_T}$$

由於 MoS<sub>2</sub> 通道之載子傳輸特性與接觸金屬面積大小息息相關，因此設計不同之金屬接觸長度，以保證此 MoS<sub>2</sub> 所呈現之特定  $L_c \gg L_T$ 。本光罩設計之 L<sub>c</sub> 有三種長度，分別為 5 μm、10 μm 以及 20 μm，以方便進行分析討論。圖 16 為不同之金屬接觸長度之 TLM 光罩示意圖。

為完成此 TLM 結構，於 MoS<sub>2</sub> 樣品所進行之製程如表 1 所示。這些製程參數是 Woo 教授實驗室研究團隊所建，對未來開發 MoS<sub>2</sub> 電晶體具參考價值。尤其是定義 MoS<sub>2</sub> 傳輸通道區域，必須以乾蝕刻方式進行，所採用之腐蝕氣體為 CF<sub>4</sub> 在電漿中進行 100W/30sec 蝕刻可完全去除 MoS<sub>2</sub>，同時遮蔽用之光阻尚未碳化，仍可方便去除。

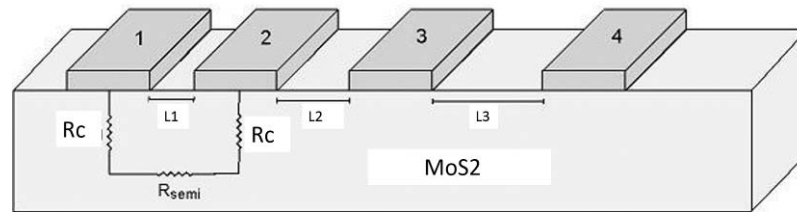


圖 13 TLM pattern of MoS<sub>2</sub> with various Lx

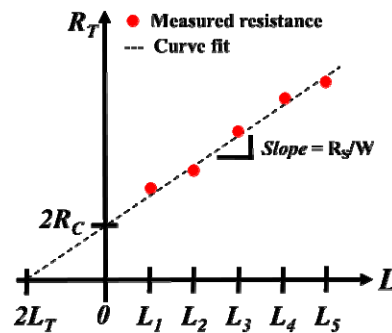


圖 14 linear curve fit of R vs. L to extract Rc and Rs

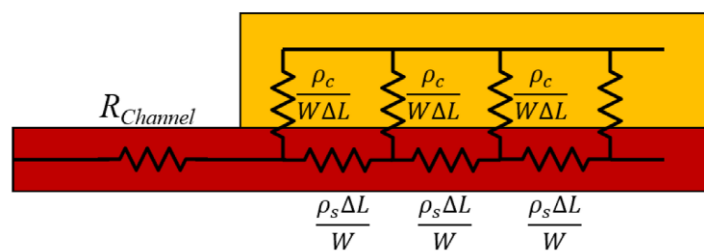


圖 15 Transmission line model for contact resistivity

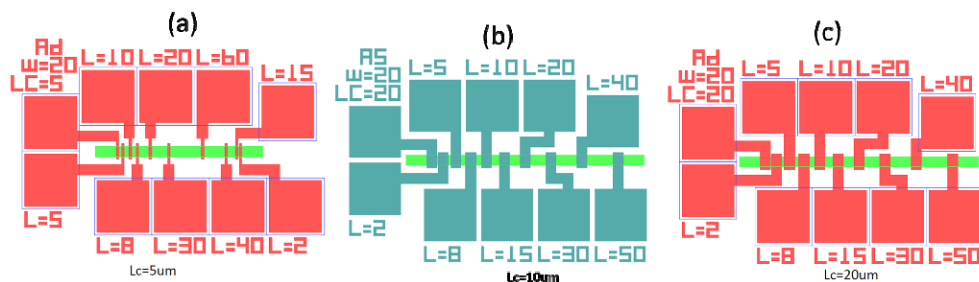


圖 16 different contact length of TLM pattern. (a) Lc = 5 um ; (b)Lc = 10 um ; (c)Lc = 20 um

Step	Process	Condition and Comments
0	MoS <sub>2</sub> on insulating substrate	All equipment is ready to use
1	Source/drain mask	Image reversal with PR AZ5214-E
2	S/D metal deposition	Ebeam evaporation
3	S/D formation using lift-off	PR strip with acetone
4	Active mask	Lithography with PR AZ5214-E
5	Channel region pattern	CF <sub>4</sub> plasma etching 30 sec @ 100W
6	Mask removal	PR strip with acetone
7	Rapid thermal annealing	Anneal in N <sub>2</sub> ambient for 5 min @ 300°C

表 1 MoS<sub>2</sub> TLM pattern 製作流程

### 2-3 接觸電阻降低研究

在以 Ti/Au (鈦/金) 金屬完成 TLM pattern 後，以探針台配合 B1500 測試系統進行電阻量測，數據顯示金屬接點間距低於 5  $\mu\text{m}$  有明顯非線性現象，不應列入電阻線性回歸計算。當  $L_c = 5 \mu\text{m}$  實有明顯不規律現象，而  $L_c = 10 \mu\text{m}$  以及 20  $\mu\text{m}$  則具線性關係，由此可歸納出以 TLM 結構分析 MoS<sub>2</sub> 相關性質，必須在  $L_c = 10 \mu\text{m}$  或以上，其數值才具物理意義。初步所得之接觸電阻非常高大約在 Giga-Ohm (千兆歐姆) 範圍，接下來將探討不同處理方式以將低接觸電阻。

首先是採用 rapid thermal annealing, RTA 快速熱退火方式，期待改善 Id 電流，以 300°C 於快速退火爐通以氮氣環境下進行 5 分鐘，此條件是根據文獻[6]報導，在低於 375°C 下退火，MoS<sub>2</sub> 將不至於與環境中之氧進行氧化而破壞其半導體特性。結果顯見經 300°C/5min @N<sub>2</sub> 下退火，電流明顯上升十倍以上，確實是有效提高電流降低電阻之方式。

另一方面，未來製作 MoS<sub>2</sub> MOSFET 必須在 MoS<sub>2</sub> 通道上覆蓋氧化層，因此欲探討其介電層效應，以原子層沉積設備 (atomic layer deposition, ALD) 於 MoS<sub>2</sub> TLM 架構上再成長厚度約 20 nm 之 Al<sub>2</sub>O<sub>3</sub>。成長前，當偏壓於 10 V 時  $I_d \sim 5.5 \times 10^{-11}$  Amp，而成長後則提升至  $1.8 \times 10^{-8}$  Amp，有將近 2.5 order 之提升，顯見 high K Al<sub>2</sub>O<sub>3</sub> 有增益電流之特性。

在不同金屬接觸特性方面，由於工函數之不同，與 MoS<sub>2</sub> 接面將會形成不同

之蕭基能障 (Schottky barrier height,  $\psi_b$ )，影響電流之大小甚巨。在本實驗中，我們採用 Ti/Au, Ag/Au, Pd(鈦)/Au 等金屬以 lift-off(升起)方式形成 MoS<sub>2</sub> TLM 結構，第一層金屬主要影響  $\psi_b$ ，而第二層之 Au 則扮演導出載子及避免氧化之功能。結果顯示 Ti 較 Ag 有較低之接觸電阻變異。經由線性回歸，外插得 Ti/Au 金屬接觸電阻  $R_c \times w$  為  $9 \times 10^8 \Omega\mu\text{m}$ ；而 Ag(銀)/Au 其  $R_c \times w$  則為  $\sim 5 \times 10^9 \Omega\mu\text{m}$ 。反觀 Pd 則外插出負接觸電阻，顯示 Pd 較不適合做為 MoS<sub>2</sub> 之接觸金屬材料。另外，在 MoS<sub>2</sub> sheet resistance 方面，依據 TLM 之斜率值可得到  $R_s$ 。Ti/Au 有最小之  $R_s = 1.6\text{G}\Omega/\text{sq}$ ，而 Pd/Au 則為  $400\text{G}\Omega/\text{sq}$ ，與採用之金屬息息相關。另一方面，在相同之 Ag 金屬下可看出，60 min 後硫化之 MoS<sub>2</sub> 較 15 min 之電流特性為佳，可推斷為有較高之載子遷移率，這可能是經 60 分鐘之後硫化處理，形成之 MoS<sub>2</sub> 晶粒較大之故。

經由以上 TLM 接觸電阻分析，可得以下結論：

- TLM 驗證法確實是有效評估 MoS<sub>2</sub> 接觸電阻之方式。
- 300°C/5min RTA 退火及 Al<sub>2</sub>O<sub>3</sub> 介電層覆蓋，可增加傳輸電流，降低電阻。
- Ti/Au 是 MoS<sub>2</sub> 目前較佳接觸金屬之選擇。

### 三、心得與建議

#### (一) 心得

本次赴加州大學洛杉磯分校於 Jason Woo 教授實驗室進行二維材料元件技術開發短期研究，在研究方向及分析方法上，確實獲益良多。但由於本次短期研究經費有限，以致時間緊迫，僅完成關鍵製程接觸電阻之 TLM 分析與模擬，以及部分二維材料 MoS<sub>2</sub> 電晶體製作與量測，尚來不及完成系統性之測試與分析，非常可惜。希望下次如能有較充裕之時間留在加州大學洛杉磯分校，與 Woo 教授團隊共同研討，將可更完整學習開發相關元件製程與分析技術。

#### (二) 建議

建議增加短期研究之機會、經費與期程，將可做更密切之研究交流，有助於新穎技術建立與人才培育。

#### 四、參考文獻

- [1]. V. Singh, D. Joung, L. Zhai, S. Das, S. I. Khondaker and S. Seal, *Progress in Materials Science* **56**, 1178 (2011).
- [2] Y. Yoon, K. Ganapathi and S. Salahuddin, *Nano Lett.* **11**, 3768 (2011).
- [3] K. F. Mak, C. Lee, J. Hone, J. Shan and T. F. Heinz, *Phys. Rev.Lett.* **105**, 136805 (2010).
- [4] B.Radisavljevic, A.Radenovic, J.Brivio, V.Giacometti and A.Kis, *Nat. Nanotechnol.* **6**, 147 (2011).
- [5] D. K. Schroder, *Semiconductor Material and Device Characterization*. Wiley-Interscience, 2006.
- [6] B. Bhushan, *Modern Tribology Handbook*, Two Volume Set. Mechanics & Materials Science, CRC Press, 2000.