

出國報告(出國類別：參加國際會議)

參加國際電機電子工程師協會第十區國際會議

服務機關：國立中正大學電機系

姓名職稱：蔡宗亨 助理教授

派赴國家：菲律賓

出國期間：101 年 11 月 18 日至 101 年 11 月 21 日

報告日期：101 年 11 月 26 日

摘要

感謝國科會及中正大學工學院補助經費，使計畫主持人有此機會參與在菲律賓宿霧(Cebu)由國際電機電子工程師協會電路與系統學會第十區(IEEE Circuits and Systems Society, Region 10)所主辦的 2012 國際電機電子工程師協會第十區會議 (IEEE TENCON Conference)，此次的大會主席為電路與系統設計方面國際知名學者。此會議每年於各個亞洲與太平洋地區城市舉辦一次，從 1980 年開始舉辦第一屆，是電路與系統設計領域具有指標性的會議。此次會議的主題為「通過人道主義技術的可持續發展」(Sustainable development through humanitarian technology)，有為數不少的業界與學界專家們參與。本人投稿並被大會接受發表報告論文一篇，並在會議中有機會與國內外學者見面討論研究心得，分享研究成果。

目次

封面.....	
摘要.....	
目次.....	
本文.....	1
目的.....	1-2
過程.....	2-6
心得與建議.....	6-7
攜回文件資料清單與附件.....	7

本文

目的

2012 國際電機電子工程師協會第十區會議(IEEE TENCON Conference)是一個由國際電機電子工程師協會電路與系統學會第十區(IEEE Circuits and Systems Society, Region 10)所主辦的工程會議，包括電氣和電子工程和計算機科學領域。本次會議的主題是“通過人道主義技術的可持續發展”。會議組織了幾個不同領域的研究主題，包括電力工程，信號處理，通信，計算，電路與系統，軟件系統和特殊主題。國際電機電子工程師協會是一個全球各地區工程領域方面的研究學者專家大多都會加入的國際知名組織，第十區正是亞太地區，包括亞洲及紐西蘭、澳洲等各國。今年的會議由菲律賓大學(University of the Philippines, Diliman)主辦，除了來自亞太地區的學者專家之外，還包括來自北美的美國、加拿大等地區，歐洲的英國、荷蘭等多所著名的研究單位及學府。

許多學者專家將此一年一度舉辦的研討會做為每年發表研究成果的重要場合，且個人會員之間交流與互動都藉此研討會之便展開。國際電機電子工程師協會第十區會議自 1980 年以來每年舉行一次，產業、教授和研究生及研究人員和工程師都在這個重要的論壇討論新的想法，並開發新興領域的電氣和電子工程，計算機科學和相關領域的發展計畫。本次會議從 2012 年 11 月 19 日至 11 月 22 日止。

此次本人指導碩士班研究生湯子儀同學，運用與工研院電通所合作之計畫開發數位校正技術。此一計畫所規劃的研究計畫目標為開發工業基礎技術中針對量測儀器應用之高速、低功率訊號擷取電路設計技術，自己所負責的項目為開發低電壓之混合訊號類比數位介面電路設計，重點在於劃時多功類比數位轉換器等電路之校正技術開發。此行目的在參加會議並將研究成果提出論文發表，同時了解菲律賓與世界之電路系統設計相關趨勢與發展，並與世界研究學者交流。此次論文報告由本人指導研究生湯子儀同學進行口頭報告，題目為應用於時序交錯類比數

位轉換器之取樣時間不匹配背景式校正技術(Timing mismatch background calibration for time-interleaved ADCs)。

本次與會目的如下：

- 一、發表論文，增進電路與系統設計專業知能之分享與交流，並拓展台灣學術研究成果於國際之可見度。
- 二、參與相關研討、學習及交流活動，與相關領域學者專家討論可能合作關係。
- 三、參觀菲律賓大學，了解菲律賓與世界之電路系統設計相關趨勢與發展。

過程

2012/11/18: 搭機前往菲律賓宿霧(Cebu, Philippine)，中途於香港轉機入境菲律賓

2012/11/18: 晚上 8 點抵達大會舉辦飯店

2012/11/19: 報到，參加專題短期課程

2012/11/20: 上午參與開幕儀式並聆聽兩場大會演講，下午參與會議分組報告、進行論文發表口頭報告。

2012/11/21: 聆聽大會早上第一場大會演講並前往機場搭機返回台灣

此次出國參加國際會議之行程安排如下：計畫主持人於一零一年十一月十八日搭乘香港國泰航空班機 CX475 由桃園機場起飛至香港轉機後再搭乘班機 CX921 於同日抵達菲律賓宿霧。2012 國際電機電子工程師協會第十區會議大會議程由十一月十九日至十一月二十二日。大會的大會演講講者之一是來自美國厄亥厄州立大學的教授，演講主題為「電漿，耐久性和有機光伏技術」(Plasmonics, Durability and Encapsulation of Organic Photovoltaics)，針對開發太陽能

所使用之有機光伏光電轉換元件有深入且精彩的演講，如何以簡單的製程並使用有機材料製造太陽能光電板，使太陽能光電板具有彈性且降低光電板成本做了深入簡出的介紹。一般而言，太陽能光電板大致上需達到 10% 功率轉換效率，才有可能進到商業模式大量製造生產。他的研究特色包括開發使用有機半導體物質製造聚合物場效電晶體(polymer field effect transistors, PFET)、聚合物發光二極體(polymer light emitting diodes, PLED)以及聚合物太陽能元件(polymer solar cells)。使用此聚合物可能產生有彈性的元件，雖然受太陽光照射後容易老化，但是從保護環境的觀點而言則具有強烈優勢，因為使用此種聚合物製造的電子零件可比傳統互補式金屬氧化物半導體元件更容易自然分解，相對比較不會造成大量電子垃圾。然而從電路系統整合的觀點來思考這項問題的話，要能用此聚合物元件設計出適當的電路系統的挑戰性很高。元件的特性掌握度在現階段亦不佳，世界上各個實驗室都自己開發自己的材料配方，離商用量產尚有一大段距離。

菲律賓在電路與系統設計領域方面的研究於國際上的名聲並不突出，因此當地政府非常積極地想推動這方面的活動，大會平行舉辦的議程數量也很高。這次大會邀請了多位在通訊系統、人工智慧、生物醫學資訊處理..等等迅速發展中之研究題目的國際學者專家，會中專家學者們互動熱絡，充份討論。2012/11/19 當天大會安排了兩場短期教程，課程中介紹了機械人在近年來的發展與下一步可能需要之技術，人機介面設計應該著重於人性化考量，這項考量在傳統電路與系統設計上較少被討論。近年來則有越來越多的研究者投入此領域之研究，希望將機械人的功能、操控性能、與人類的互動方式做更進一步的改善。除了人性化考量之外，所設計之電路與系統更需顧及低功率消耗，方能延長機械人之運作時間；第二場題目為下一世代多重輸入多重輸出正交劃頻多功調變系統(The next generation MIMO-OFDM systems)，談到未來在無線通訊這個領域可能發展之通訊協定，共同的趨勢為傳輸速度急速地提升，在通訊系統架構設計上與相關電路

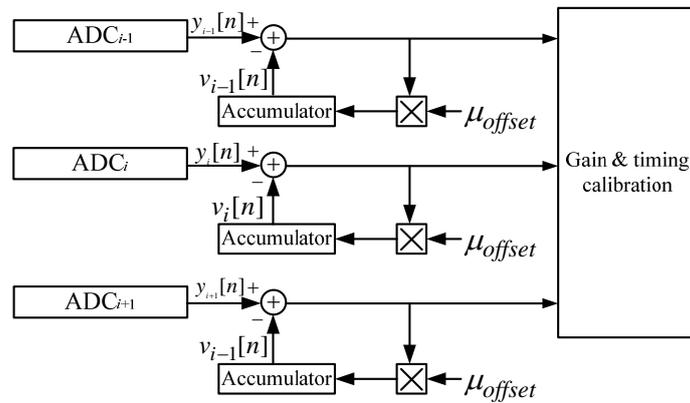
系統設計研究都是極大的挑戰，值得投入心力。

此次論文報告由本人指導一位碩士班研究生進行口頭報告，題目為應用於時序交錯類比數位轉換器之取樣時間不匹配背景式校正技術(Timing mismatch background calibration for time-interleaved ADCs)，是大會電路與系統設計這個領域裡類比數位轉換器/數位類比轉換器，混合訊號電路議程(ADC/DAC and Mixed Signal Circuits session)的第一篇口頭報告論文。此次論文報告被大會安排於11月20日下午1:50至下午2:10。此次報告之論文介紹了一項取樣時間校正理論，此項技術可應用於克服因系統操作電壓下降時，造成類比積體電路設計上匹配困難所造成之不理想效應，透過數位電路之輔助可將系統誤差定量並加以改善。

在現在網路要求高速的時代中，高速網路技術正蓬勃發展，提供光纖網路和無線網路之間的無縫接合，而在朝更高速的環境前進下，其目的及取得更高資料的頻寬，以提高資料傳輸速率以及資料密度，並且衍伸出更多的應用。因此在通訊系統的接收端，便有著非常重要的角色。其中屬於信號處理的類比數位電路轉換器(ADC)，變有關於整個系統效能的關鍵因素之一。在現在的架構中，當以快閃式數位類比轉換器(Flash ADC)和時序交錯數位類比轉換器(Time-interleaved ADC)速度最快，但是對於應用在高速處理上，快閃式數位類比轉換器的面積和功率消耗會隨取樣頻率以及解析度之提升而呈現指數性的增加，而時序交錯數位類比轉換器有著比快閃式數位類比轉換器更容易達到高速的目的。劃時多工架構的通道可以選擇任一種的類比數位轉換器，如：逐漸趨近式(SAR)、管線式(Pipeline)、快閃式(Flash)、兩階段快閃式(Two-step)、三角積分(Sigma-delta)等不同類型的類比數位轉換器。速度上快取式類比數位轉換器(Flash ADC)是最高速的架構，逐漸趨近式類比數位轉換器(SAR ADC)或三角積分類比數位轉換器(Sigma-delta ADC)則具有較高的解析，而管線式類比數位轉換器則兼具高速及高解析度等需求。以應用於基礎量測儀器--示波器為例必須要操作在相對高取樣率，因此採取時序交錯

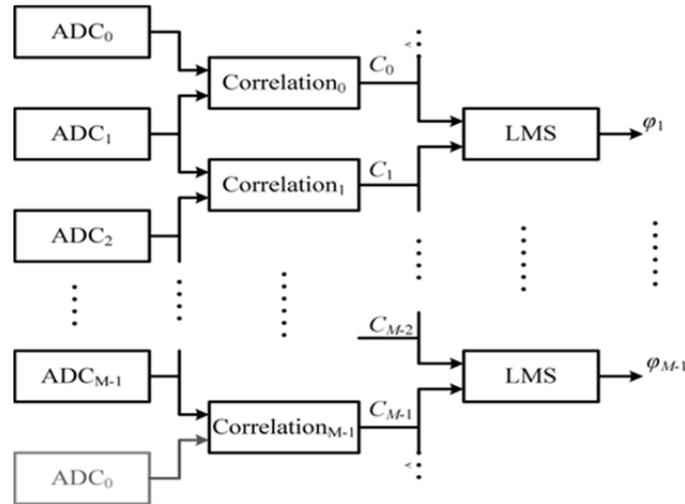
數位類比轉換器架構設計極為普遍，並以快閃式數位類比轉換器做為單通道，以達到高速的要求，比起相同規格單一通道的類比數位轉換器，使用劃時多工的架構在整體功率消耗考量上會是較好的選擇。

然而，時序交錯數位類比轉換器其內部通道間有其不匹配的問題，包含電壓位準偏移，增益，取樣時間等的不匹配，此次發表之論文即著重於使用數位電路輔助，利用校正去通道間不匹配，如下圖所示。



目前文獻所發表的時序交錯數位類比轉換器，主要對於通道間不匹配的校正主要為兩種，即前景式校正(foreground)及背景式校正(background)，在前景式校正中有諸多的條件，故前景式校正已經較少在使用。現在大部分使用數位背景式校正，利用數位控制及演算法使通道間的不匹配減少，而大部分文獻都在增益和電壓偏移做校正。早期使用前景式校正，但是前景式校正在進行校正時必須將輸入訊號源隔離，也就是停下正常操作做校正動作，這對於某些須進行連續時間信號處理之系統，將會產生應用上的問題。數位背景式校正 (Digital background calibration) 不需中斷輸入，為目前較多的使用。在整個校正方式是利用演算法，而關鍵點在於增益透過校正信號相乘送入累加器後，藉由負回授更新增益，累加器最後結果會為平均值為 0，並且完成校正增益。本次論文發表提出一種新式的背景式採樣時間不匹配校正機制。此校正技術適用於多通道時間交錯式類比數位轉換器，利用通道間處理訊號之相關性，如下圖所示，每兩個相鄰通道的輸

出訊號分別送到一個相關性計算單位，並藉由演算法控制之延遲電路加以調整各別之取樣時間，使其消除採樣時間不匹配，最後使累加器輸出收斂為一常數，以達到信號雜訊比(SNR)和有效位元數(ENOB)的明顯提升。



心得及建議

高速之設計為國內目前重點計畫技術方向之一，同時也是關鍵類技術項目之一。有關高速之時序交錯數位類比轉換器開發，對於國內發展高階量測儀器而言是很有幫助。高速時序交錯數位類比轉換器在光通訊系統的調變中，預期將能提供易實現和低製作成本，藉由新式時序交錯數位類比轉換器架構和校正技術提供高功率效率(Power efficiency)，對未來光通訊系統提升競爭力。

本人因十一月二十二日於台灣已另外安排論文發表海報展示行程，因此無法全程參與會議，完成口頭報告後於十一月二十一日即返回台灣。十一月十九日至十一月二十一日三天之間全程參與大會議程與專家學者互動，收獲相當豐富。此次會議的亦安排於菲律賓聖卡洛斯大學校園進行短期課程，可讓大會參與人員順道參訪該校。爾後若有機會於台灣主辦國際會議可以學習此方法，可以有效提高學校於國際的可見度。

本次參與會議在會場大約待了三天，與會人士幾乎都為亞洲、太平洋區國際學者，在整個大會期間本人充份參與各研討會之討論。個人除藉此機會與國內外學者在電路與系統方面研究傑出之單位進行交流外，並透過當面互動討論與國際學研單位建立良好關係。將有若有機會，個人將持續積極參與國際會議之論文發表與演講，尋求國際合作擴大台灣學術影響力。

攜回文件資料清單

1. 會議論文全文之記憶碟。
2. 會議議程冊。

附件：

大會開幕式留影



大會晚宴

