



行政院所屬各機關因公出國人員出國報告書
(出國類別：其他)

赴義大利杜林市參加

「EMC Compo 2007； 6th International Workshop on EMC
of Integrated Circuits」

國際積體電路 EMC 研討會心得報告

服務機關：經濟部標準檢驗局

出國人 職稱姓名：副組長 謝翰璋

出國地點：義大利杜林市

出國期間：中華民國 96 年 11 月 26 日至 12 月 03 日

報告日期：中華民國 97 年 02 月 05 日

行政院研考會 / 省 (市) 研考會 編號欄

壹、前言與目的。 3

貳、參加研討會。 5

參、IC EMC 未來發展趨勢 (Towards an EMC roadmap for Integrated
Circuits)。 9

肆、爭取加入 IEC IC_EMC 工作小組。 19

伍、心得與建議。 19

EMC COMPO 2007 出國報告

壹、前言與目的

- EMC Compo 2007 ; 6th International Workshop on EMC of Integrated Circuits

一年一度的國際 IC EMC (ElectroMagnetic Compatibility) 研討會，今年選擇在浪漫的國度—義大利杜林市舉行，雖然是屬於義大利語區，滿街皆是義大利文，英文又不是官方語言，可是英文在該地區還算可以通行。

論 EMC 實力還不得不承認，其研究主力還是掌握在美國人手上，但針對 IC 產品之 EMC 研究，卻以歐洲法國、德國及荷蘭為首。

- 歐洲物價 & 經濟——歐元區經濟開始正在放緩

歐洲服務業 12 月放緩速度強於預期、服務業採購經理人指數 12 月弱於預期、服務業和製造業的價格不斷上升。對於各大央行來說可能正在經歷最為難熬的日子。全球各大央行正為貨幣市場信心不足而焦頭爛額，它們正攜手開始一系列的貨幣市場注資行

動，希望令目前高企的銀行同業拆款利率恢復正常，增加金融系統流動性，以及抹去過於冒進的減息需要。

新困局可能將成為一個新階段的開始：持續上漲的物價將遏制政策決策者們積極行動促進經濟上升的努力。總體來說歐洲央行正在面對與它的國際同行同樣的兩難局面：國內需求放緩，但迫於國際價格上漲壓力無法作出立即反應。

- 歐盟通關效率

明年起多了九個新的申根國家，將從目前的 15 個國家，增加到 24 個國家。讓不少歐盟國家之間的國界走入歷史，在隆隆的煙火聲中，分隔奧地利和匈牙利兩國的柵欄功成身退，宣告了匈牙利成為申根國家。撤除國界的不只有這兩個國家，用拉脫維亞和立陶宛國旗作成的緞帶，伴隨著音樂解開了結，象徵兩國之間的邊界走入歷史。歐盟在 2004 年開始東擴，當時加入的十個新成員國里，除了塞浦路斯以外，都在今天成為申根公約的一員。新國家的加入意味著更多國家之間不再有國界，旅客進出時也不用出示護照，可以來去自如。

- 本次 EMC Compo 2007； 6th International Workshop on EMC of Integrated Circuits 大會選定於 11 月 27-30 日於義大利杜林科學工業城市舉行，大會針對積體電路中諸多新興之電磁干擾技術領域（IC EMC、IC Signal Integrity）籌設專業研討會（workshops），提供學術界與工業界對話之平台。本局積極規劃 IC EMC 檢測技術之發展，已進行年餘，為加速落實此項技術發展及為使技術轉移更為有效與精確，派員參加本年會所舉之相關專題研討(Special Session；Workshop)，藉以蒐集更為精確與詳細之技術資訊，便於後續四年中程綱領計畫規劃之參考。

貳、研討會

- keynote speaker

一由 ISMB 總裁 Mr. Rodolfo Zich 針對”EMC：the new frontier in micro e nano electronics”專題演講，報告 ISMB（Istituto Superiore Mario Boella）如何結合工業界及學術界，扮演好溝通之平台。

另一由 ST 半導體公司 Deputy General Manager Mr. Fabio Marchio 專題演講，報告” Bridging the gap between silicon and system”，建構從矽晶體出發至系統間之橋樑。

- 技術論文：

本次研討會技術論文分 7 小組共有 63 篇論文，其中歐盟國家佔 80%、美國 USA 10%、亞洲 10%（韓國 4 篇，日本 2 篇，台灣 1 篇），僅將部份有興趣論文分序如後：

- IC Modeling for EMC：

- “Estimation of the Conducted Emissions of High Side Switches by Using Circuit Simulations”係由Mr. Bernd Deutschmann, Francisco Camarero, Mihriban Gürsoy三位作者共同研究，主要探討針對一四通道之功率交換器提出一套模擬程序，用以估計傳導電磁干擾模式。
- “Efficient Substrate Coupling Analysis in Smart Power Integrated Circuits”係由義大利杜林大學Paolo S. Crovetti 及 Prof. Franco Fiori所發表，主要探討一大功率積體電路其介質耦合效應與電路效能間之影響。

- “Determination of Effective Parasitic Capacitances around IC Package for EMC Modeling”係由日本岡山大學教授Kengo Iokibe及京都大學教授Osami Wada共同發表，主要探討積體電路中封裝技術產生之寄生電容對EMI特性之影響。

- “Modelling of a Direct Power Injection Aggression on a 16 bit Microcontroller Input Buffer”係由法國Toulouse大學Mr. A. Boyer, S. Bendhia, E. Sicard共同發表，主要探討一16bits微型控制器之輸入裝置其傳導模型，藉以預估傳導雜訊行為模式。

- “High-Accuracy Emission Simulation Models for VLSI Chips including Package and Printed Circuit Board”係由Infineon公司Thomas Steinecke博士所發表，主要探討大型複雜積體電路電磁雜訊產生之機制，並提出一套完整預估模型。

- IC EMC 量測：
 - “New Test Method for the Pulse Immunity of Microcontrollers”係由Infineon公司Tao Su, Markus Unger, Thomas Steinecke共同發表，主要針對微型控制器脈衝容忍度提出一新量測方

法，用以驗證電磁耐受性。

- “On Choosing Appropriated Immunity Test Method for ICs applied as Modules”係由Mr. Filip Vanhee所發表主要探討利用TEM cell用以驗證積體電路之電磁耐受性。

- “From IC Characterization to System Simulation by Systematic Modeling Bottom up Approach”係由Mr. Frédéric Lafon, François de Daran共同發表，主要探討積體電路之EMC量測方法及數值模型之建立。

- EMC issues in SoC Design :
 - “Microcontroller instruction set simulator for EMI prediction”係由逢甲大學袁世一教授發表，主要探討使用不同應用軟體時為型控制器之EMI特性之變化。

 - “Chip-Package-Circuit Co-modeling for Analysis of Digital Power and Ground Noise Coupling Effect on CMOS Negative Feedback Operational Amplifier”係由韓國KAIST Yujeong

Shim, Jongbae Park, and Jounggho Kim共同發表，主要探討運算放大器電路之電源集結第雜訊耦合之效應。

- Tools to handle EMC at IC and PCB level :
 - “Full-Wave Analysis of a Large IC Package using Parallel Computing”係由Erion Gjonaj and Thomas Weiland共同發表，主要探討積體電路封裝技術對信號完整性之影響，利用全波分系之技巧評估信號完整性。
 - “A Methodology for Predicting by Near Field Chip to Chip Coupling”係由A. Boyer, S. Akue Boulingui, S. Bendhia, E. Sicard, S. Baffreau共同發表，主要探討二積體電路間近場輻射耦合效應及EMC特性。

參、IC EMC未來發展趨勢（Towards an EMC roadmap for Integrated Circuits）

由法國INSA學院、ESEO學院及荷蘭飛利浦公司共同發表有關未

來IC EMC之發展趨勢，其重點分敘如后：

1. 半導體發展之趨勢

- 處理器之速度日益增快

依據ITRS公佈未來15年之技術藍圖發現，IC 製程發展將朝65nm、32nm、22nm、18nm、9nm邁進，如圖1所示，

中央處理器之製程約領先微型控制器約5年。

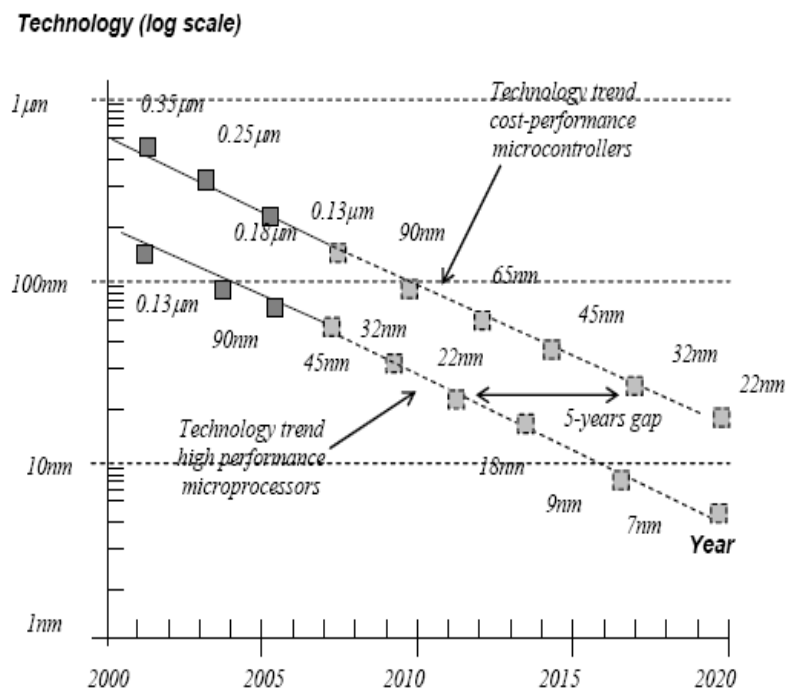


Fig. 1 : The technology scale down towards nano-scale devices

一項重要趨勢是製程結合平板印刷技術，以減少強大電流在GATE上充放電所造成GATE交換之延遲，故預估2020

年中央處理器之運算速度可達100GHz，如圖2所示。

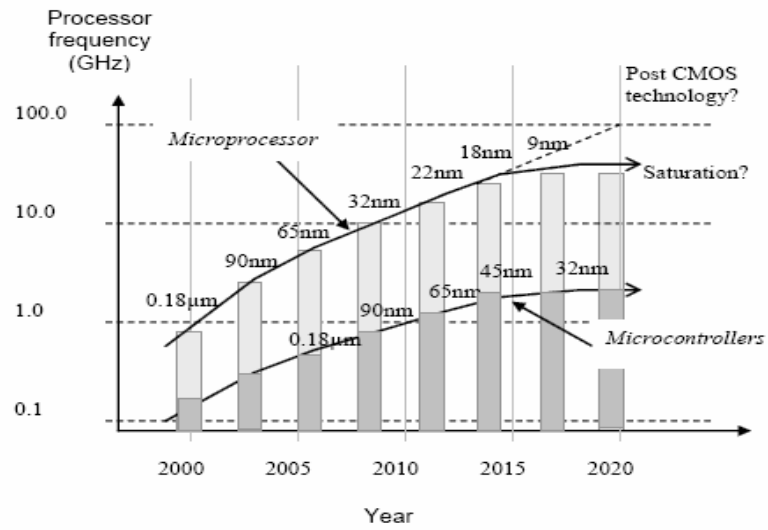


Fig. 2 : Microprocessor and microcontroller frequency increase until 2020

- 切換式雜訊日益增多

如圖3所示，GATE之交換電流將會日益降低，本質上，針對暫態切換將是一正面之影響。

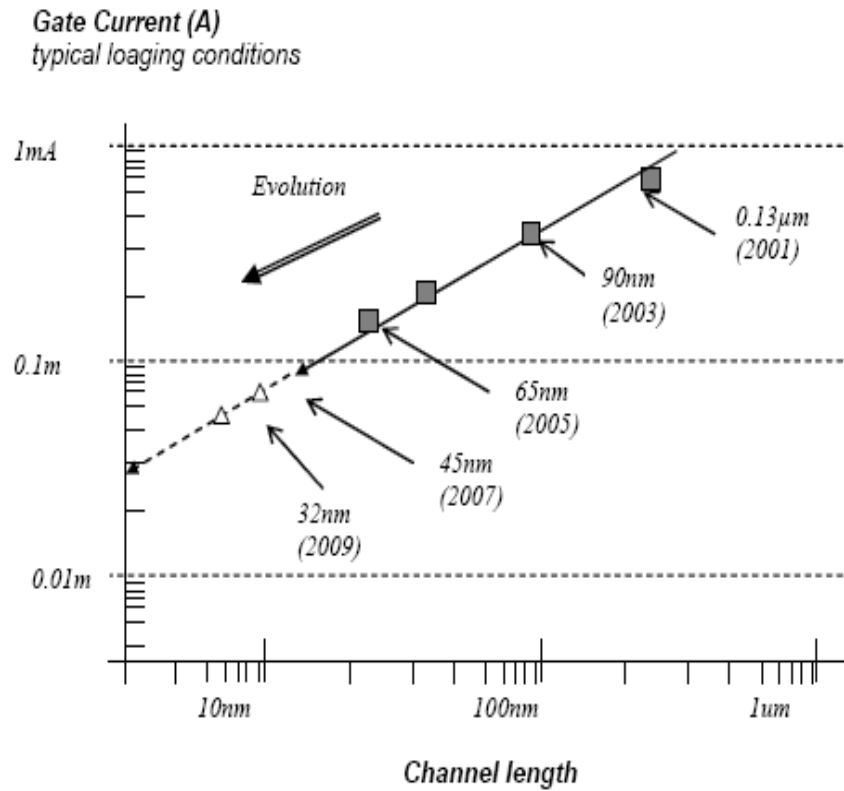


Fig. 3 : the elementary gate current tends to decrease with technology scale down

至於圖4顯示，中央處理器之傳輸通道（BUS）之切換速度，預計2010年將達1G/秒。2007年為型控制器之傳輸通道（BUS）之切換速度為100M/秒。

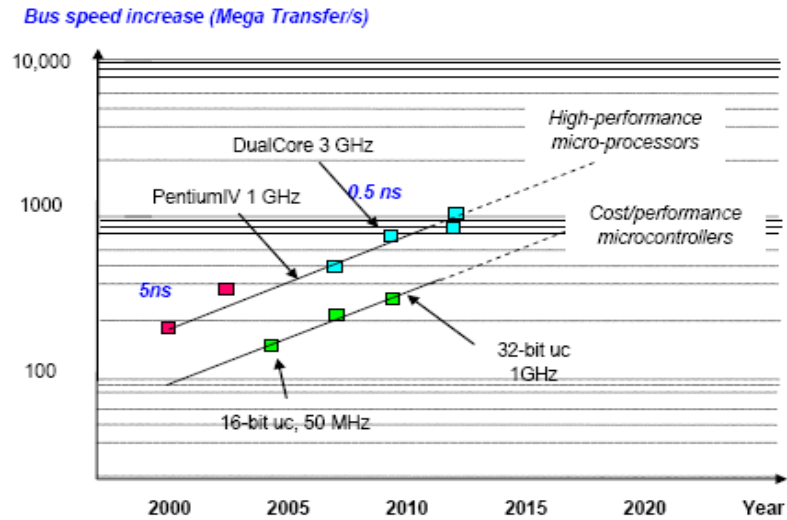


Fig. 4 : IC I/O switching rate

- 雜訊容忍度日益下降

針對IC技術重要發展是降低電源供應之額度，以節省電力之消耗，如圖5所示，IO之電壓將由5V、3.3V、2.5V、1.8V持續降低，至於中央處理器之核心電壓將由5V降至1V。相對雜訊容忍度將於2015年降至100mV。

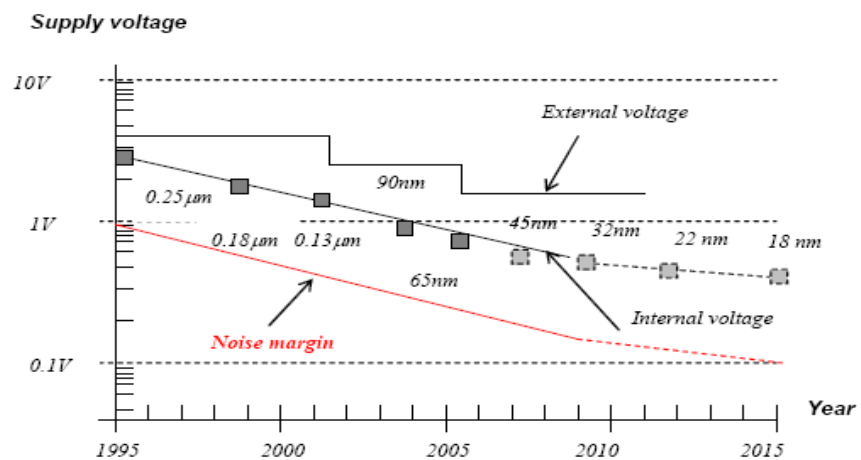


Fig. 5 : the continuous decrease in supply voltages

- 雜訊干擾來源日益增

在現實環境中自KHz至100GHz範圍內存在繁多之射頻系統運作，因此，空間存在各式各樣之電磁雜訊，如圖6所示。

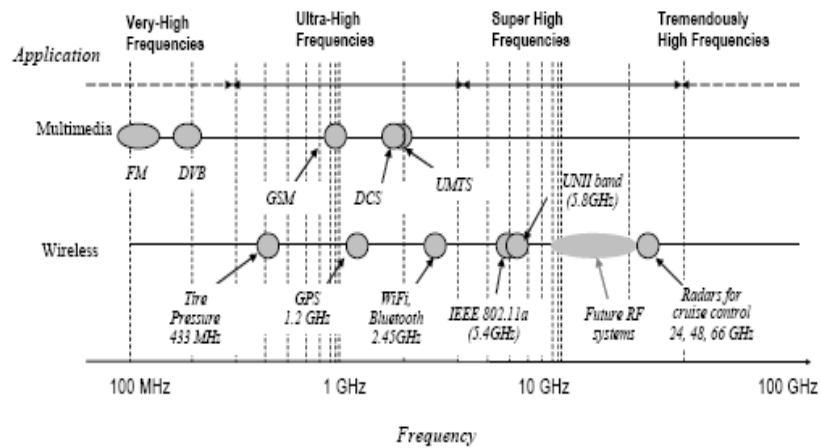


Fig. 6 : Multimedia and wireless systems in the frequency spectrum.

2. 電磁相容發展藍圖

- RF輻射之發展

客戶採購IC產品將朝低雜訊目標前進（如圖7），在2000年以前，由於新製程技術公佈及IC設計者利用相關EMC資訊，電磁輻射雜訊普遍能抑制達20dB。至今製程新技

術不段發展，產品之佈局日益複雜，IC設計者必須重新正視EMC問題，否則無法達到2020年抑制雜訊達40dB之目標。

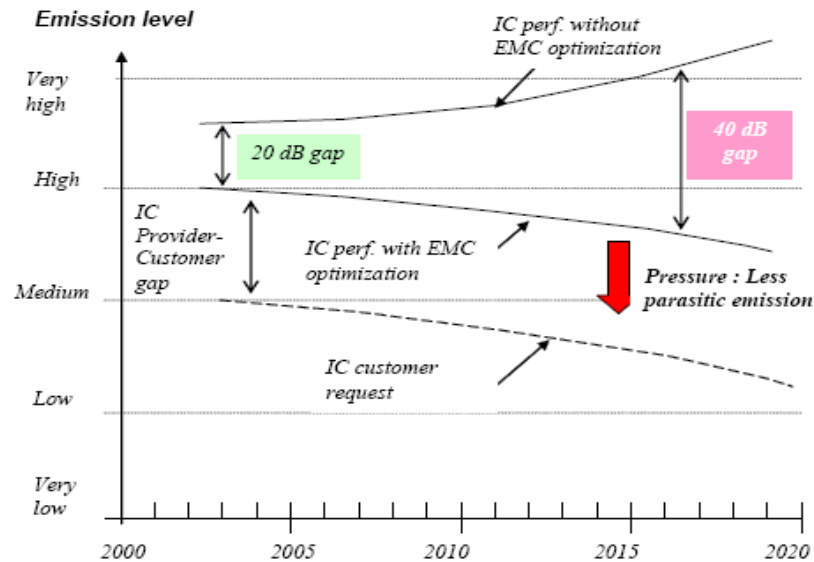


Fig. 7 : Maximum emission level

- 輻射雜訊之量測方法

在運作頻率1GHz以下，針對EMI及EMS存在有健全之標準化方法，至於10GHz以下，諸多研究者正努力找出事宜之驗證方法（如附表1），目前在3GHz以下，不論是傳導或是輻射量測方法，均已被產業界認同，至於，3GHz~10GHz範圍內僅有解決方案，尚未標準化，至於10GHz~40GHz範圍內，則是尚待研究。

Frequency band	Type	2005	2010	2015	2020
Below 3 GHz	Conducted	Ind. use 150Ω			
	Radiated	Ind. use TEM, Near Field			
3 – 10 GHz	Conducted	Sol. exists	Ind. Use		
	Radiated	Ind. use GTEM			
10 – 40 GHz	Conducted	NOT suitable	Sol. exists	Ind. use	
	Radiated	Sol. exists	Ind. use		

Table 1: Evolution of standard measurement methods for emission

- 電磁耐受性之發展

不論是SIP或是SOC設計者，針對客戶高雜訊容忍度要求將會日益增加（如圖8），目前已有之驗證方法彙整如附表2。

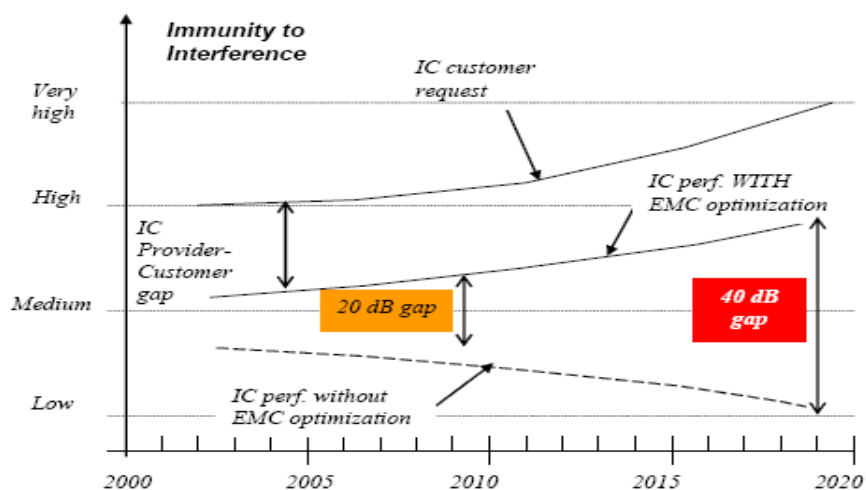


Fig. 8 : Diverging trends between IC immunity requirements and increased susceptibility with technology improvements

Frequency band	Type	2005	2010	2015	2020
Below 3 GHz [2]	Conducted	Sol. exist	Ind. use		
	Radiated	Ind. use TEM			
3 – 10 GHz	Conducted	Sol. exist extended DPI	Ind. use		
	Radiated	Sol. exist GTEM, MSC, NF immunity; LIHA[10]	Ind. use		
10 – 40 GHz	Conducted	NOT known	Sol. exists	Ind. use	
	Radiated	Sol. exists : MSC, Anechoic Chamber [5]	Ind. use		

Table 2 : Evolution of standard measurement methods for RF immunity

3. EMC數值模型之發展趨勢

IC產品電磁效應電腦模擬是IC產品下製程前一重要之工作，用以避免設計工作重複，EMC模型必須能精確預估IC產品之電磁干擾及耐受性，目前1GHz以下模型已建立，至於1~10GHz以上尚須個研究機構積極努力。

目前RF雜訊輻射模型有IBIS、ICEM、LECCS，至於電磁耐受部分ICIM標準草案，則尚待驗證。

Bandwidth	Type	2005	2010	2015	2020
Below 3 GHz	Conducted	Ind. use (ICEM)			
	Radiated	Sol. exist (ICEM-radiated, dipole)	Ind. Use		
3-10 GHz	Conducted	NOT known	Sol. exists	Ind. use	
	Radiated	NOT known	Sol. exists	Ind. use	
10 – 40 GHz	Conducted	NOT known	NOT known	Sol. exists	Ind. use
	Radiated	NOT known	NOT known	Sol. exists	Ind. use

Table 3 : Evolution of standard modelling methods for RF emission/ immunity

4. 結論

針對一上所探討之事項，其中最關鍵項次為「量測驗證方法」及「數值模型之建立」，在3-10GHz範圍已有諸多電磁相容驗證方法，至於10-4-GHz範圍則僅有「輻射」量測之近似法，至於「傳導」量測則是尚缺闕如。

未來，客戶將會日益要求IC產品必須符合『低輻射、高雜訊容忍』之目標，因此，IC電路設計者必須正視「電磁相容」存在之問題。

肆、爭取加入 IEC IC_EMC 工作小組

■ 京都大學 WODA 教授談加入 IEC working group 事宜

目前 IEC 標準組織針對 IC 標準研究中，成立 SC 47A / WG 2 郭作小組，探討 IC EMC 相關問題，此行在義大利認識京都大學 WADA 教授，WADA 教授目前亦是該工作小組成員，會議期間談及加入該郭作小組之可行性，WADA 教授表示礙於我國並非 IEC 會員國，中國大陸將會杯葛，不過回國後將會與該工作小組主席討論。

伍、心得與建議

■ 學術與工業界合作

長久以來，如果大學教授轉戰產業界，可能會被視為想賺更多錢而無心研究學術，產業界更把學術界視為競爭人才的對手，忘了學術界是研究創新的最重要基礎，以致雙方一直未能有很好的聯結。

就以此行參加研討發現法國 INSA 學院、荷蘭飛利浦公司及德國英飛凌（INTEL）公司無不結合大學為合作對象，事實上，許多具有高名聲的好學校，最多學生選課的教授是來自產業界，例如曾參與開發晶片、或曾在半導體等大公司任職，

這些擁有實務經驗的教授是學生渴望求知的對象，現台灣各大學及私立院校研究所一師法國外經驗，紛紛加強此合作模式，因此在這方面的聯結似乎已趨於成熟階段，相信不久的未來應能產出無限之爆發力，此種合作模式值得我等效法。

■ 華人 IC 設計業發展趨勢

回顧台灣 IC 設計產業產值整整花了 19 個年頭，才由起步漸漸成長到 2006 年 100 億美元規模，2007 年更將上看 140 億美元。在過去 5 年來，大陸 IC 設計產業產值達到 16 億美元，至於大陸 IC 設計產業產值何時能達到 2006 年台灣 IC 設計產業的規模，這中間有許多因素，包括設計人才、設計技術、產品規畫及市場開拓能力等。

同時，我們看到一些 IC 設計公司相當具有成長潛力，尤其是 3G 手機及液晶電視 (LCD TV) 相關零組件的 IC 設計業者。前 10 大深具潛力的 IC 設計公司，似乎都以此兩大產品線為主。此外，大陸 IC 設計業者，在技術本身沒有問題下，也逐漸持續累積整個管理及營運的經驗，未來成長性也不容小覷。

整體而言，台灣如何維持現有之領先優勢，除有賴政府建構一合理之平台，業者亦須持續投入研發新技術，方可以擺脫大陸如雨後春筍般不斷冒出來 IC 設計公司之糾纏，相信堅持此方向，未來應可保持一定優勢，後續成長性仍是相當可期。