

行政院所屬各機關因公出國人員出國報告書
(出國類別：其他)

赴美國波特蘭市參加 2006 年國際 EMC 研討會心得報告

服務機關：經濟部標準檢驗局
出國人職稱：簡任技正 技士
姓名：謝翰璋 唐永奇
出國地點：美國波特蘭市
出國期間：中華民國 95 年 08 月 12 日至 08 月 21 日
報告日期：中華民國 95 年 11 月 20 日

行政院研考會/省(市)研考會 編號欄

壹、前言與目的 3

貳、過程一；電磁相容專題討論 3

參、過程二；專業論文發表 7

肆、心得 14

2006 年 IEEE EMC 國際研討會

壹、前言與目的

一年一度的 IEEE EMC 大拜拜，今年輪到在美國西岸的波特蘭市舉行，參加過這麼多次在不同城市所舉辦的研討會後，感覺上還真有一些一致性的特色，位於河（湖）畔的會議中心與散佈在其附近的旅館，大會常會提供免費的巴士，方便參與者來回於旅館與會議中心之間，有時也有免費的公共運輸系統，帶您進入市中心消費，無非是希望你在這次大會的時間裡，除了交換這一年的新進展以外，更希望您能在閒暇時，多了解當地的人文與風俗，將您大把大把的鈔票留在當地，以提振當地的經濟，每次不同主題的展覽，不但可確立美國在這方面主導世界的地位，又可帶動百業的發達，難怪美國會這麼熱衷於舉辦這種研討會，集學術、展覽、文化及旅遊等於一體。

貳、過程一；電磁相容專題討論

每年 EMC 的主題都相當多，傳統的部份，大都著重在修訂的層次上，務使量測方法具有一致性，量測結果具重現性等，而在新的議題方面，對本局影響較大的應有兩項：

1. 1GHz 以上的 EMI 量測

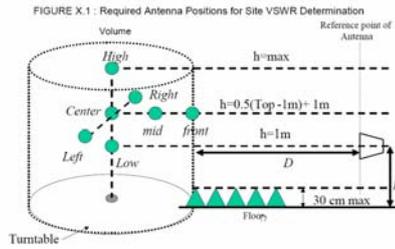
在量測方面，無線通信產品的量測早已跨越到 18 GHz 以上，

因為手機、無線網卡的基頻已涵蓋到 1 GHz 到 6 GHz 的範圍；
從另一方面來看，電腦 CPU 的速度也早已跨越 1 GHz，但為何到現在仍然只測試到 1GHz 以下，原因就是測試方法與測試設備的要求，一直沒辦法取得 CISPR 會員國的認可，也因此保留了許多空間，讓各個強權的產業在爭奪技術的主導；

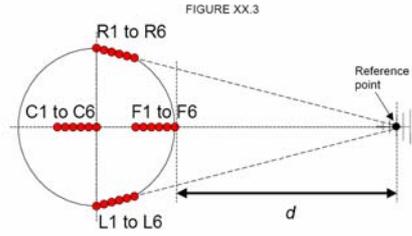
在此情況下，有兩個最具爭議的點，一個是高頻量測場地的驗證方法，另一個則是測試用的天線，至於儀器方面，美國 Agilent 及德國的 R&S 早已準備就緒了；

一 場地特性的驗證方法：

測試場地的好壞，涉及電波吸收材料的特性，目前仍是美、歐、日的競爭天下，但驗證方法，則從過去的 NSA 量測推移到 VSWR 的量測方式，方法的變動不難，但是用來模擬待測設備的發射天線，則被要求必須具有像待測設備場形的天線，因此號角型天線被排除在外，過去製造量測天線的大廠，如 ETS 等，紛紛中箭下馬，反而是由奧地利的工業研究院 Sibersdorf 取得先機，小小的天線可賣數十萬，迫於現實，也許本局也須向他們買一對，因為未來國內的實驗試，要測高頻產品也必須遵守這些驗證規範；



2005 年 CISPR 的場地驗證方法



2006 年 CISPR 的場地驗證方法

FIGURE XX.1 : Source Antenna Pattern, E-Plane (Example, Informative)

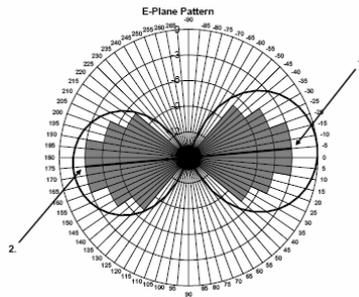
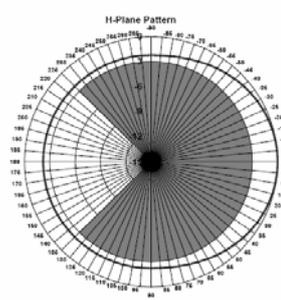


FIGURE XX.2 : Example Pattern Data (H-plane, Informative)



2006 年 CISPR 對信號源天線的特性要求



這是市面上目前唯一可以符合上述要求的兩支天線

— 量測用的天線：

為進行快速的量測，寬頻的量測天線就便成是一項利器，

過去 ETS 所發展的 Double Rigid 號角形天線，頻率從 1GHz 到 18 GHz 一直是大部份實驗室所採用的項目，但隨著這一波標準的仔細檢討後，這隻天線的缺點就慢慢現形了，例如某些頻率的場形偏移，3 dB 的覆蓋面太窄等，都逐漸成為詬病的重點，對 ETS 而言，也許這是一項危機，但在其積極的研發下，在其他公司還沒發展出新的替代性天線之前，ETS 就趕快推出本身的新產品，持續其在高頻量測天線王國的地位。

在前兩個案例之中，可以發現到標準影響產業的嚴重性，EMC 的範圍應歸類在支援商品研發的一環，而非是消費者所真正使用的產品，但即使是支援性的產業，當它標準在變動的時候，也是會影響到許許多相關的產業；而當受到標準變動影響時，如何做好危機總動員，更可做為我們學習的標竿；但不論如何，參與國際標準的運作，得到第一手的最新資料，才是解決問題的第一步，否則坐井觀天，到發現時，都已措手不及了。

2. 電路板的 EMI 量測及其軟體模擬

這次的研討會，不論是在論文方面或展覽的內容方面，有關電腦的 EMC 模擬與應用，所佔的比例比以往增加了許多，尤其是展出的軟體成品中，除了過去的軟體公司以外，還包括

許多知名的製造公司，例如美國的 IBM 及日本的 NEC 也紛紛加入這個戰場，看起來是越來越熱鬧了，就目前展出的成品中，較成熟的測試設備，大部份還停留在電路板上的層級，至於在 IC 的量測方面，可能是因為樣品的取得不易，因此還沒有突出的產品出現。

參、過程二；專業論文發表

此行參加 EMC 研討會除參加論文發表外，最重要的當然是要了解整個 EMC 的國際動向，並將今年研討會重要議題(IC EMC)分述如後：

一、台灣發表乙篇技術論文

- “A Size-Reduced Trapezoid Ground Plane for the Antenna Calibrations in Standard Site Method”係由本組謝簡任技正與中山大學陳幸豐博士研究生共同發表，研究天線因子對一不規則接地金屬平面之影響，藉數值電磁方法建立評估模型，以估計量測場地對天線因子之影響。

二、信號完整性 (Signal Integrity) 與IC 電磁干擾

近來半導體技術大量運用於電子產業，因此，IC 之電磁現象醞釀出另依新興名詞信號完整性 (Signal Integrity)，換言之，信號之完整性即是探討IC之電磁現象，由於IC EMC已列為本局重點發展之高科技量測技術之一，因此，藉由本次

參加研討會之際，特別針對此議題相關論文（25篇）加以了解並整理彙整。

- “Broadband Signal Integrity Characterization of a High Speed Differential Backplane Pair” 係由Mr. A.Ciccomancini Scogna, F. Zanella共同發表，主要探討運用全波分析方法解析在不同方向對上傳送速度2.5~6.25 Gbs高速信號所產生現象，當信號速度提升至高速時電路上之導線與穿孔將影響信號之完整性。
- “Crosstalk Analysis for Nonparallel Transmission Lines using PEEC with a Dynamic Green’s Function Formulation” 係由Mr. Michael A. Cracraft and James L. Drewniak共同發表，主要探討電路設計上之重要因子電路板串音現象，當信號在平行線上傳輸，可以運用傳輸線理論，但現實環境下，多數傳送之線路非為「平行」，就得利用PEEC理論家以解析線路上之電磁效應。
- “Using Via Fences for Crosstalk Reduction in PCB Circuits” 係由Mr. Asanee Suntives, Arash Khajooeizadeh, Ramesh Abhari共同發表，主要探討高頻電路中串音現象對信號完整性之影響，利用穿孔圍籬隔離改善串音現象。

- “Analysis of the effects of series filtering in coupled-strip sections” 係由Mr. Francisco-Javier Pajares¹, Pablo Rodriguez-Cepeda¹, Miquel Ribó¹, Joan-Ramon Regué¹, Lluís Pradell共同發表，主要探討電路中信號傳輸帶之電磁效應，並藉由實驗以佐證其提出之多重謨太分析法之正確性。
- ”Partial EBG Power Distribution Network using Remnants of Signal Layers in Multi-layer PCB” 係由Mr. Junho Lee, Youngwon Kim, Eakhwan Song, and Joungho Kim共同發表，主要探討多重電路板電源分布網路上電磁間隙(EBG)對電路信號完整性之影響，並提出一快速且精確之驗證方法。
- “The Importance of Using Time Domain to Analyze the Effect of Decoupling Capacitor Performance on Printed Circuit Boards” 係由Mr. Bruce Archambeault, Jay Diepenbrock, Samuel Connor, Liang Xue, Giuseppe Selli共同發表，主要探討利用時域分析法用以電路上去耦合電容效能之重要性，此方法將可運用於ASIC封裝。
- “Analyzing FPGA Simultaneous Switching Noise in Printed Circuit Boards” 係由Mr. Geping Liu, Hong Shi, San Wong, and Alan Chang共同發表，主要探討電路上場效晶片

(FPGA) 引起同步切換雜訊 (SSN) 之機制。

- “Frequency-Domain Figures-of-Merit for the Design of Interface Supply Networks” 係由Mr. Ralf Schmitt, Joong-Ho Kim, Chuck Yuan共同發表，主要探討利用一新阻抗匹配法，用以降低電源分布網路中產生同步切換雜訊之方法。
- “A Novel Procedure for Characterization of Multiport High-Speed Balanced Devices” 係由Mr. Vahé Adamian所發表，主要探討多重埠高速信號平衡元件之特性。
- “Signal Integrity and Dispersion Control for Ultra-High Speed Multi-Gigabit – 10-40 Gb/s - PCB Designs” 係由Mr. J. Ted DiBene , Kevin B. Quest, James L. Knighten共同發表，主要探討超高速電路中信號完整性。
- “Experimental Characterization of Relationship between S Parameters and Radiated Emission for Solid and EBG types of Power Bus Structures” 係由Mr. Toshio Sudo, Toshimi Kato, and Seiju Ichijo共同發表，主要探討電源分布網路電磁輻射現象。
- “Modeling and Simulation of IC and Package Power/Ground Network” 係由Mr. Hyunjeong Park, Dong Gun Gam, and

Joungho Kim共同發表，主要探討IC積體電路之電源封裝之數學模型。

- “Comparison of Two Compact 2D-FDFD Methods and their Application to Extraction of Circuit Parameters” 係由Mr. En-Xiao LIU, and Er-Ping LI共同發表，主要探討利用二維FDTD數值方法解析電路粹取參數之合適性。
- “EMI Model Improvement Taking LSI Package Structure into Consideration.”係由 Mr.Kouji Ichikawa, Takanori Unou, Takahiro Tsuda共同發表，主要探討大型積體電路（LSI）封裝結構之電磁干擾數學模型。
- “Prediction of RF Ground Voltage Drop Using a Full-Wave Approach” 係由Mr.Kye Yak See, Eng Kee Chua and Zhihong Liu共同發表，主要探討利用一全波分析法估計設頻電路上街地面之電壓下陷。
- “Differential Signaling Scheme for the Rectangular Power-Bus to Reduce the Edge Radiation” 係由Mr.Sungtek Kahng所發表，主要探討矩形電源分佈系統利用差分信號法降低邊緣電磁輻射現象。
- “Package-to-board Transition Via Parasitic Effects on

Simultaneous Switching Noise” 係由Mr. Xin Wu、Steve Schicht共同發表，主要探討晶片上封裝之寄生效應與同步切換雜訊之關聯性。

- “Study on Delay Time Characteristics of Multilayered Hyper-Shielded Meander Line” 係由Mr.S.Nara、K.Koshiji共同發表，主要探討多重信號延遲之電磁特性。
- “Time Domain Simulation of the Effect of Decoupling Capacitor Location on Printed Circuit Boards” 係由Mr. Bruce Archambeault Samuel Connor Joseph (Jay) Diepenbrock共同發表，主要探討利用時域解析方法分析電路上去耦合電容器置放位置所產生之電磁效應。
- “Power Integrity Considerations for CPU EMI-Reducing Interconnect Design” 係由Mr.David M. Hockanson,所發表，主要探討CPU電路上內部連接點之設計與電源完整性之關係。
- “Modeling and Measurement of Radiated Emission through a Cutout on the Power/Ground Plane” 係由Mr.Junwoo Lee, Jongho Kang, and Kunwoo Park共同發表，主要探討電路上電源平面上電磁雜訊輻射之現象。

- “Model-to-Hardware Correlation of Physics Based Via Models with the Parallel Plate Impedance Included” 係由 Mr. Giuseppe Selli, Christian Schuster and Young Kwark 共同發表，主要探討電路板上高速數位電路產生不連續性現象，並調查引起電磁雜訊之關係。
- “Signal Integrity constrained optimization of flexible printed interconnects for mobile devices” 係由 Mr.S. Grivet-Talocia, S. Acquadro, M. Bandinu, F. G. Canavero, I. Kelder and M. Rouvala 共同發表，主要探討信號完整性與高速信號連結幾何結構最佳化系統。
- “Modeling of Multilayered Packages and Boards using Modal Decomposition and Finite Difference Methods” 係由 Mr.A. Ege Engin, Krishna Bharath, Krishna Srinivasan, and Madhavan Swaminathan 共同發表，主要探討利用 FDM 方法解析多重層次封裝結構。
- “Damping of Cavity-Mode Resonances in PCB Power-Bus Structures using Lossy Slot Resonators” 係由 Mr.Matthias Hampe、Stefan Dickmann 共同發表，主要探討運用一耗損性凹槽共振器解決電源分布網路之共振結構。

肆、結語

感覺 EMC 是僅是檢驗的一種行業，在先進國家確可以將它推成學術、標準、研發、生產、測試及旅遊等一個綜合性的無煙囱產業，這是一綜效性的結合，其產生之邊際效應已超乎想像，聰明人的做法總是不同，從政府機關的角度來看，做黑手與大量生產的工作，應該不是我們的本業，如何帶動整體產業的發展，應該才是我們的目標，即使是一個 EMC 的國際活動，也是值得我們參考。