

出國報告（出國類別：實習）

核能四廠儀控系統整體控制規劃

運轉維護技術實習

服務機關：台灣電力公司核能四廠

姓名職稱：江文鑑 儀電工程監

派赴國家：美國

出國期間：94年11月7日至94年11月20日

報告日期：94年12月23日

行政院及所屬各機關出國報告提要

出國報告名稱：核能四廠儀控系統整體控制規劃運轉維護技術實習

頁數 22 含附件：是否

出國計畫主辦機關/聯絡人/電話：台灣電力公司 / 陳德隆 / (02)2366-7685

出國人員姓名/服務機關/單位/職稱/電話

江文鑑/台灣電力公司/核四廠/儀電工程監/ (02) 24902401 # 2941

出國類別：1 考察2 進修3 研究4 實習5 其他 (洽公)

出國期間：94 年 11 月 7 日至 94 年 11 月 20 日

出國地區：美國

報告日期：94 年 12 月 23 日

分類號/目

關鍵詞：核能電廠，Replication Test FAT，MPL Test，FSIM，運轉維護

內容摘要：

核能四廠之主要儀控系統採用 Invensys 公司之 IA 系列產品，此系列設備經由整體控制規劃來設定各自動控制系統之邏輯、警報及顯示功能，為學習維護及故障排除技術，因此派人赴該公司學習新知。

赴美實習期間，獲致以下成果：

- 赴 INVENSYS 見證二號機 Replication Test FAT 執行情形。
- 瞭解一號機 Baseline Update Change MPL Test 如何執行。
- 瞭解 FSIM 功能及其將來在電廠試運轉測試及維護之應用。

本文電子檔已傳至出國報告資訊網 (<http://report.nat.gov.tw>)

目 錄

壹、國外公務之內容與過程.....	5
一、目的.....	5
(一)出國任務.....	5
(二)緣起及目標.....	5
二、行程與工作項目.....	6
貳、執行過程與內容.....	7
一、WHO' S IN CONTROL 測試	
二、CLOCK SYNCHRONIZATION TEST	
三、ENHANCED SOE TEST	
四、PGCS LOGIC CHECK	
五、OLPS DR	
六、MIMIC FUNCTION CHECK	
七、CP LOADING	
八、AW LOADING	
九、BASELINE UPDATE CHANGE MPL TEST & FSIM FUNCTION DEMONSTRATION	
參、國外公務之心得與感想.....	15
肆、對公司之具體建議.....	16

圖目錄

- 附圖一 WHO' S IN CONTROL 測試中的五位置開關
- 附圖二 UNIT1、UNIT2、UNIT0 對 COMMON 設備的控制權邏輯
- 附圖三 Invensys 在 1d 上套印 implement 資訊的 mark-up drawing
- 附圖四 FOXVIEW 環境下驗證邏輯的正確性
- 附圖五 FOXVIEW 環境下，CALC BLOCK 實際執行的邏輯
- 附圖六 MIMIC 功能測試時之 SPDS 主畫面
- 附圖七 MIMIC 功能測試時，參數、元件狀態變化
- 附圖八 CP LOADING 測試時，CP LOADING 顯示畫面
- 附圖九 DR009 14 只 CP LOADING 超過 75%
- 附圖十 DR009 14 只 CP 經重新調整，重新測試完成
- 附圖十一 WINDOW 環境下顯示的 AW LOADING
- 附圖十二 IA 環境下顯示的 AW LOADING
- 附圖十三 MPL TEST 時 AW 顯示的操作畫面
- 附圖十四 MPL TEST 時 FSIM 顯示的 CROSS REF. MODEL 畫面
- 附圖十五 MPL TEST 時 FSIM 顯示的 ANALOG MALFUNCTION 畫面
- 附圖十六 MPL TEST 時操作畫面顯示驗證
- 附圖十七 INVENSYS 公司在 MPL TEST 時之 AW/FSIM 配置

壹、國外公務之內容與過程

一、目的

(一) 出國任務

- 赴 INVENSYS 實習儀控系統整體控制規劃運轉維護技術。
- 赴 INVENSYS 見證二號機 Replication Test FAT 執行情形。
- 瞭解一號機 Baseline Update Change MPL Test 如何執行。
- 瞭解 FSIM 功能及其將來在電廠試運轉測試及維護之應用。

出國期間自中華民國九十四年十一月七日至九十四年十一月二十日，共計 14 天。

(二) 緣起及目標

核能四廠之主要儀控系統採用 Invensys 公司之 IA 系列產品，此系列設備經由整體控制規劃(Integrated Control Configuration, ICC)來設定各自動控制系統之邏輯、警報及顯示功能，為學習維護及故障排除技術，擬派人赴該公司學習新知。

主要實習內容包括：

- 1、熟悉儀控系統整體控制規劃(ICC)之運轉維護技術，在安裝、測試及運轉階段，可迅速排除問題確保電廠營運及維護順利。。
- 2、熟悉電廠控制系統設備預防保養工作，目前 Invensys 公司正緊鑼密鼓執行二號機設備的 Replication Test 及一號機設備的 Baseline Update Change Test，以符合原先承諾之一號機設備明年中交貨的目標。此行可利用見證廠家測試的機會，瞭解設備的功能以及維護技術。

二、行程與工作項目

奉派至美國 INVENSYS 廠家(East Bridgewater, MA)實習儀控整體控制
規劃(ICC)之運轉維護技術，為期 14 天，詳細行程及工作項目如下表：

起始日	迄止日	地點	工作內容
1107	1108	往程	台北-紐約-Providence-East Bridgewater
1109	1117	East Bridgewater	實習儀控系統整體控制規劃運轉維護技 術
1118	1120	返程	East Bridgewater-Providence-紐約-台 北

貳、執行過程與內容

此次出差行程中，正逢 Invensys 公司執行二號機設備的 Replication Test，另外一號機設備的 Baseline Update Change Test 亦已準備妥當，隨時可開始進行測試。本次行程中見證之廠家測試內容及測試結果分別簡述如下：

一、Who's in Control 測試

Common 系統的 Control 之設計需求及規劃原則，主要是由 Unit 1 主控制室 WDP 右側 Div. 0 上的五位置開關(Off, Control, Div.1, Div.2, Div.3)(此開關如附圖一)、Unit 2 主控制室 WDP 右側 Div. 0 上的五位置開關、及 AFB 控制室 Div. 0 上的二位置開關(Remote 與 Local)共同決定，控制邏輯如附圖二。

Invensys 公司執行之此測試屬功能性測試，測試在 Compound 0C741002 下分別建立 D011X、D014X 及 D020X 三個 CIN Block，代表 U1、U2 及 AFB 對 0G42ABV0016 具有控制權。測試時先進入 FoxSelect，分別指定三個 CIN 中的一個為 1(其他兩個會自動設為 0)，被指定為 1 的 Unit 即具有控制權，點選該機組之 G42NS-01 畫面，ABV0016 Control Overlay 之 Open/Close 按鈕即顯示可操作，其他兩個機組 G42NS-01 畫面之 ABV0016 Control Overlay 之 Open/Close 按鈕即變為灰階無法操作。測試結果符合要求。

二、CLOCK SYNCHRONIZATION TEST

根據Unit 2 DCIS System Hardware Configuration Test Procedure 96F-67164-2A51-HW-TPR Sec. 2. 4. 2. 7所述，Clock Synchronization Test是在驗證所有二號機I/A工作站內的real time clock都是同步運作，時間同步是由Master Timekeeper這個軟體來完成。測試方式是藉由一信號的輸入，觸發一標準的警報。此警報在其CP(Control Processor)內打上時戳(timestamp)並在CAD(Current Alarm Display)上顯示。測試者在每一AW/WP操作切換引發警報，並比較工作站螢幕右上角的系統時間與CAD上顯示的時間差異是否在測試接受標準(criteria)的二秒鐘內。依循Unit 2 Hardware Configuration Test Procedure 2. 4. 2. 7 Clock Synchronization進行，依程序書敘述及App. H table之要求，逐一改變ACV之Manual/Auto狀態，當ACV由Auto轉變成Manual時，CAD會有level 2 state alarm 出現，由Manual轉變成時Auto則CAD警報消失，所有二號機I/A工作站都接受測試，符合台電要求的100%測試。記錄trigger 的時間及CAD上擷取的時間，接受標準為誤差在兩秒鐘內，實際觀看其測試結果及紀錄，兩者時間幾乎一致。測試結果符合要求。

三、ENHANCED SOE TEST

Unit 2 Hardware Configuration Test Procedure 2.4.2.7 提到將在 Unit 2 Replication Test 時執行 Enhanced SOE Timing 測試，但 Unit 2 Replication Test 卻無相關的測試資料。經詢問程序書編寫者 John Dick 此 Enhanced SOE Timing 測試將在何處執行？John 回答將在 Hardware Configuration Test 增列相關的測試資料。測試是在 2H23-PL-5036 之 RMU 盤內，提供一個 0.1Hz 10V Sine Wave 的信號產生器，此信號同時 Trigger SOE 的 FBM(Time Resolution 為 1ms)及一般 FBM，然後由 SOE Printer 列印出的警報資料，與 CAD 擷取的時間作比對。比對結果幾無時間差。測試結果符合要求。Invensys 人員表示相關測試紀錄將列入 Hardware Configuration Test Report。

四、PGCS LOGIC CHECK

PGCS 先前在測試到 Test Case 5.2.3 Verify Overall Conformance of Power Mode Display 時，懷疑程式主體有問題因而測試中斷。經查明一號機測試資料時發現 GE 所提供的設備資料有很多錯誤及不完整的地方，Invensys 與 GE 一直在連絡處理。一號機功能測試結果，證實 GE 設計仍有一些需要修訂之處。日前二號機是在實體上測試，Replication 的結果仍然會重覆原有的問題。一號機設計需要修訂之處，仍須留待一號機 Update Change Retest 時執行，然後在修訂至二號機。因此 PGCS

Replication Test 改變 Test Case，經大家討論後選取十張邏輯圖進行邏輯驗證。所選取的十張邏輯圖列舉如下：K1001, K1002D, K1009, K1016, K1018, K1032A, K1042, K1054, K1059G, K1088B。經過仔細驗證後發現 K1054_L1 BI03 點連接錯誤，應該連接到 B1N22M:MDRFP_L1.BO02.CIN，而非圖上所顯示 LA1C821468:A001L.PNT。其他邏輯驗證均符合要求。Invensys 人員立刻確認一、二號機有相同情形，經開立 DR 後同時改正問題並記錄備查。附圖三顯示的是 Invensys 公司在 GE 所出版的邏輯圖 (Logic Diagram, LD) 上套印在邏輯 Implementation 時所需之 Compound、Block、Parameter 及 Source 等資訊。附圖四則顯示在執行 Logic Check 時，須進入 Foxview 環境設定各個輸入點的狀態以確有邏輯正確。附圖五顯示的是 CALC Block 實際執行的邏輯，若邏輯測試不符合預期，則在 Foxview 環境可讀取實際邏輯。

五、OLPS DR

OLPS(Online Procedure System)先前在測試到 Test Case 6. 1. 1 OLPS Administrative Function 時，找不到 OLPS command bar 因而測試中斷。原先以為需要 Invensys 修改程式後才能解決，經查明 OLPS command bar 的確切路徑後恢復測試。從 Tools -> Template&Add_Ins -> OLPS.dot，

各 ARP 皆可直接跳至有 tags 的地方，包括 table of content, point ID。測試結果符合要求。

六、MIMIC FUNCTION CHECK

Mimic 的測試是依循 Unit 2 Replication Test Procedure 3. 1. 5 Mimic Test 進行。Mimic 的測試共進行 Mimic CALC 二項、Mimic DP 四項，測試都是叫出 SPDS 主畫面如附圖六，藉改變各個重要參數的輸入值，觀看各參數數值、元件狀態變化如附圖七。參照一號機 Mimic CALC 測試報告，選取 Wet Well Pressure, Reactor Building Service Water Flow 驗證邏輯複製成功。測試結果符合要求。

七、CP LOADING

Unit 2 DCIS System Hardware Configuration Test Procedure 96F-67164-2A51-HW-TPR Sec. 2. 4. 2. 10 敘述，Unit 2 Control Processor and Workstation Loading Test 是在驗證所有二號機的控制處理器(Control Processor, CP)在最後系統硬、軟體及控制資料庫的負載>Loading)情形符合要求。測試時在 Appendix N 表格逐一填入各 CP 及 AW 的 Loading，並列印 Loading 之圖表佐證備查。

CP 負載(也就是控制循環 Total Control Cycle)是 Fieldbus Scan, Control

Blocks 及 Sequence Blocks Processing Load 的總和，如附圖八所示。這是每個工作站 FoxSelect 螢幕的標準屬性。此數值代表處理負載，依程序書要求 Loading 不得超過 75%，不過實測值大概都只有 20% 左右。依 Invensys 人員解釋，目前非真正的運轉狀態，少有流程信號，所以 Loading 只有 20% 左右是正常的。不得超過 75% 是 Invensys 公司設計時的標準要求，所以在設計時就已充分考慮了。其實設計時考慮的主要項目是各個 CP 的 IO 點數目以及控制邏輯運算的 Block Equivalent 數目是否超出限制。若未超出限制則 Loading 就不會超過限值。另外圖上顯示的 Loading 與 Idle Time 兩者有成反比的關係，即 Loading 愈低，Idle Time 就愈高，但兩者之間並無一定的數學關係。

有關 Unit 2 Control Processor and Workstation Loading Test 的負載 (Loading) 情形，在比較 U1 測試結果後，發現一號機同樣的測試是列在 Performance 測試，而非在 Hardware 測試。一號機 Performance 測試報告有 DR 009, 018, 019, 020 等，與 CP and Workstation Loading 有關，這些 DR 都已結案，附圖九顯示的是 DR009 有 14 只 CP LOADING > 75%，經 Invensys 人員修改各個 CP LOAD 及其 SCAN RATE 後，已於 94/03 重新測試並結案，如附圖十，二號機測試的結果則完全符合 75% 限值的要求。與 Invensys 人員討論，因電廠實際運轉時流程信號會改變，所以最終負載可能須在 site 再作調整，包括及 CP Cycle Time 的調整以及重新調整

CP 負載。

八、AW LOADING

AW Loading 的測試是逐一開啟各個 AW 的 Administrative Tools，選擇 Performance 按鈕，即可得到該 AW 的 Loading 曲線圖，如附圖十一。正如同 CP Loading 一樣，AW 的平均 Loading 大約只有 5%。另外如果從 IA 的 Task Manager 亦可選擇各個 AW 的 Performance，可顯示 CPU Loading 及 Memory 使用情形，如附圖十二。Invensys 人員表示在 AW 中 Window 環境跟 I/A 環境沒什麼不一樣，兩者都可以作為參考。

九、BASELINE UPDATE CHANGE MPL TEST & FSIM FUNCTION DEMONSTRATION

一號機 Baseline Update Change MPL Test 將使用最新版 FSIM Plus 來測試，與一號機 Baseline MPL 的測試規模有很大的差異。舊版 FSIM Plus 只有單機作業，一次測試一個 MPL。最新版 FSIM Plus 可以多機連線作業，龍門計畫全部一百一十九個 MPL 可以全部一起放進去測。一號機 Baseline MPL 的測試，舊版 FSIM Plus 是安裝在 Sun ultra 5 的電腦，跑 Unix 作業系統。最新版 FSIM Plus 是安裝在 I/A Model P92 電腦(Dell 370)，也就是龍門 DCIS 使用的工作站電腦，跑微軟 XP 作業系統

Professional SP1 及 I/A 8.0 系統。舊版 FSIM Plus 只有單機作業，只安裝一個 virtual CP，一次測試一個 MPL。最新版 FSIM Plus 可以多機連線作業，支援 ZCP270，每部 Super CP(FSIM)可以安裝 12 個傳統 virtual CP。一號機 Baseline Update Change MPL Test 將使用十個 Super CP 來測試，可容納龍門計畫全部約一百一十九個 MPL。根據測試負責人透露，先前建置的 Model 約百分之八十可用，Cross Reference Data List IO 點則納入 Datalink，約須增修二萬點。

此行測試負責人示範操作如何執行 MPL Test，執行一號機 Baseline Update Change MPL Test 時，同時會測試畫面顯示、邏輯、警報、MALFUNCTION 等。測試時首先由一台 AW 顯示操作畫面及 CAD(如附圖十三)，另外由一台 FSIM 顯示 CROSS REF. MODEL(如附圖十四)。然後由操作畫面點選操作目標後，依邏輯圖逐一由 MODEL 輸入測試所需邏輯及 MALFUNCTION(如附圖十五)。執行者須確定操作畫面顯示正常(如附圖十六)，並確定 CAD 顯示正常，另外也要比對警報信號的 DESCRIPTION 無誤。另外再逐一將另行準備的系統 ALARM LIST 之警報點 HIGHLIGHT 起來，直到該系統之 ALARM LIST 全部完成。Invensys 公司執行一號機 Baseline Update Change MPL Test 時實驗室配置照片如附圖十七。

參、國外公務之心得與感想

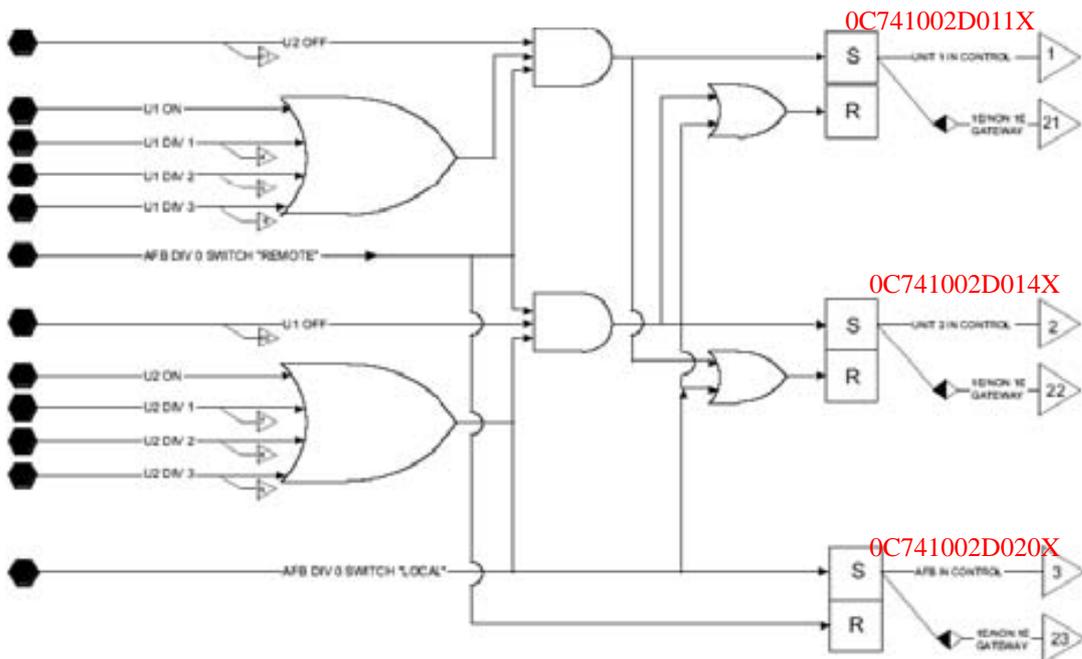
- 一、此行感受到 INVENSYS 對本公司人員相當友好，所有的設備、資料完全開放，一、二號機設備均已架設完成，可自由上機。也可以自由進出 LIBRARY 參閱資料。若按既定時程明年中交運，目前是瞭解系統最佳時機。
- 二、#1 BASELINE UPDATE CHANGE MPL TEST 以 INVENSYS 簡報的作法幾乎是對設計邏輯重新測試，而且測試涵蓋範圍也較一號機原先的範圍擴大了許多。建議電廠應積極參與，對有疑慮的邏輯功能，更應趁此機會澄清。
- 三、駐廠家人員主要的工作是測試見證及處理台灣方面的交辦事項。建議交辦事項應以執行面為主，例如集中在某項功能有沒有執行或如何執行？對於一些屬於合約層級或設計方面的問題不宜交由駐廠家人員處理。駐廠家人員一方面缺乏有效的支援，另一方面又要與廠家保持友好的合作關係，對於處理合約層級的爭議事項會有無從著手的感覺。
- 四、INVENSYS 公司龍門計畫技術部門的負責人 LEN METER 開刀住院，此行中對設計方面問題若有疑問沒有徵詢對象，須自行尋找答案
- 五、行程中 INVENSYS 對 S&W 設計資料不完整多次抱怨，尤其對 I/O DATABASE 之缺漏認為可能影響既定交貨時程。

肆、對公司之具體建議

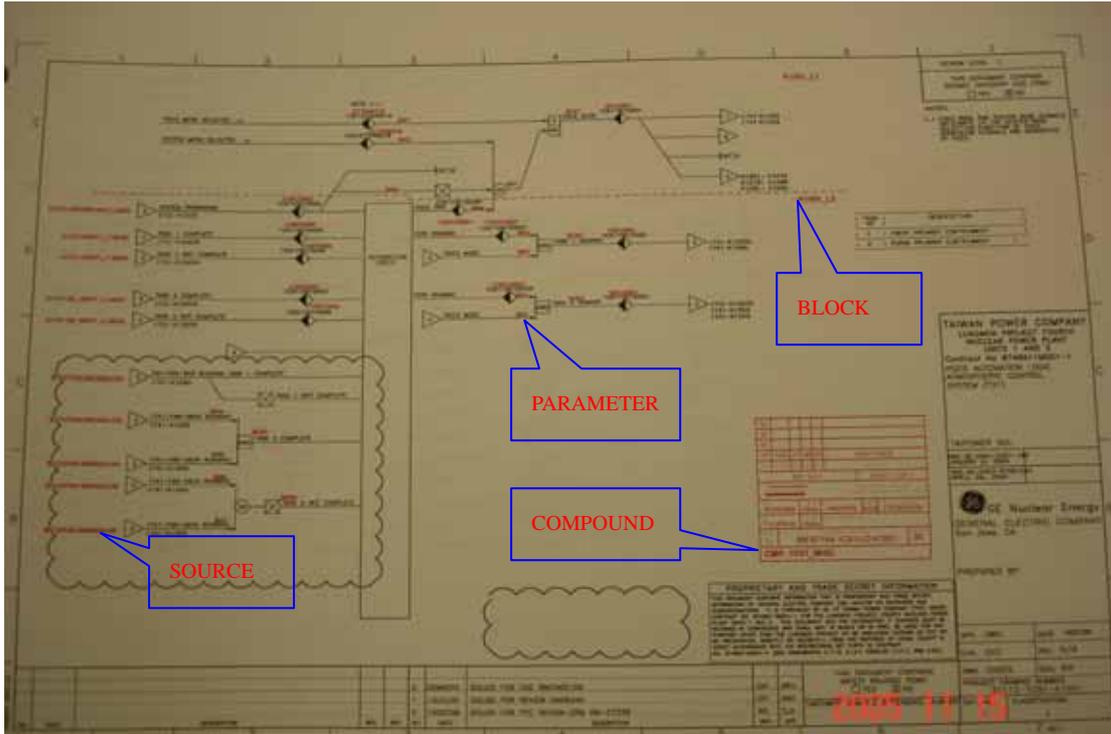
- 一、選派對 INVENSYS 系統有一定程度瞭解的人員進駐廠家，尤其是未來的系統負責人，應趁此機會熟悉其設備操作與維護。
- 二、#1 BASELINE UPDATE CHANGE MPL TEST 即將開始，電廠應積極參與驗證工作，並趁此機會由各系統工程師提供有疑慮的功能清單以備在測試時作最後之驗證。
- 三、試運轉測試期間將無可避免遇到邏輯修改問題，為驗證邏輯修改的正確性並加速試運轉測試進行，非借助 FSIM 無法達成。因此須儘速進行 FSIM 採購並建立系統維護能力。



附圖一 WHO' S IN CONTROL 測試中的五位置開關



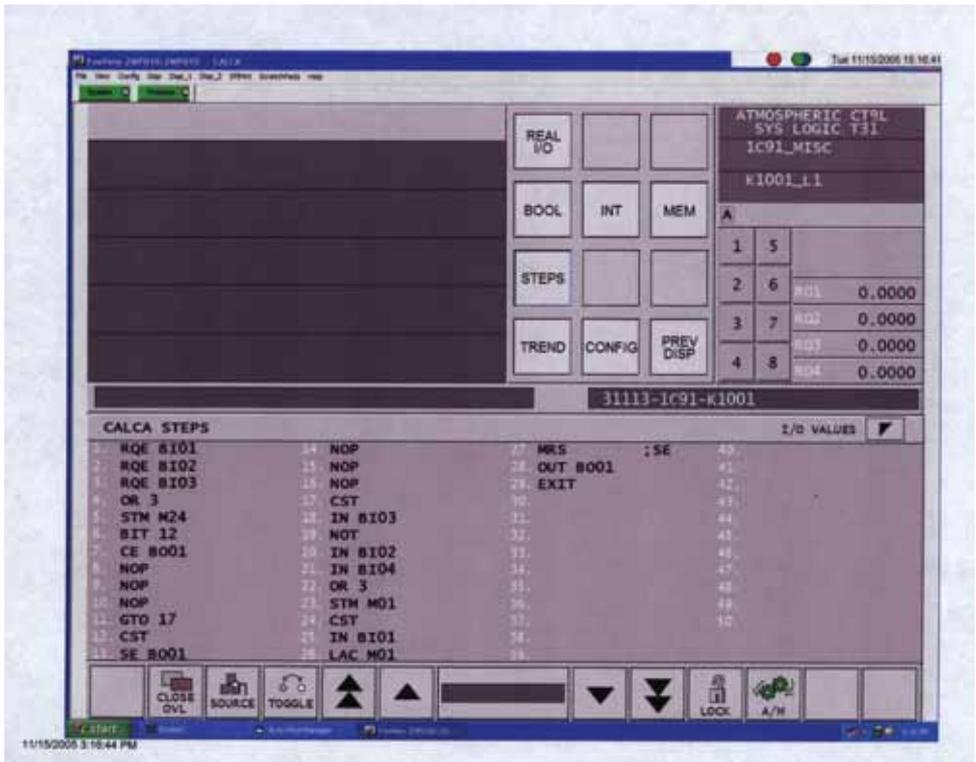
附圖二 UNIT1、UNIT2、UNIT0 對 COMMON 設備的控制權邏輯



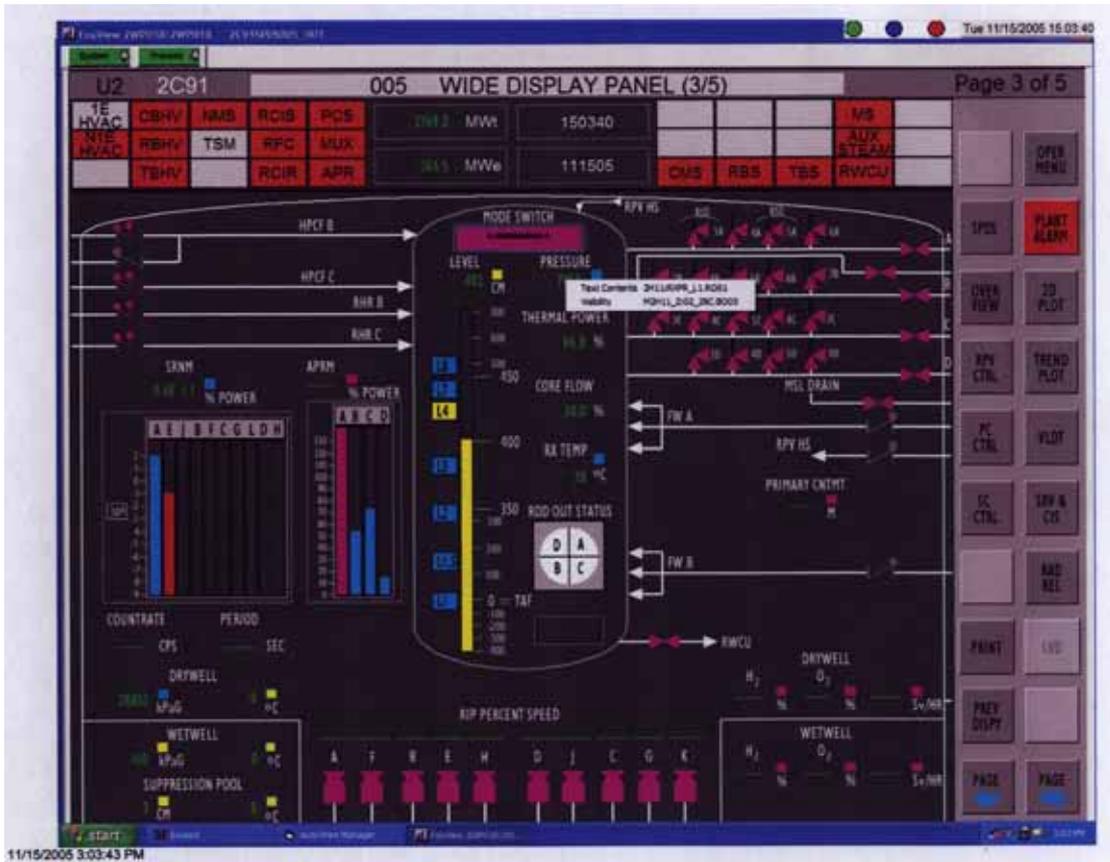
附圖三 INVENSYS 在 LD 上套印 IMPLEMENT 資訊的 MARK-UP DRAWING



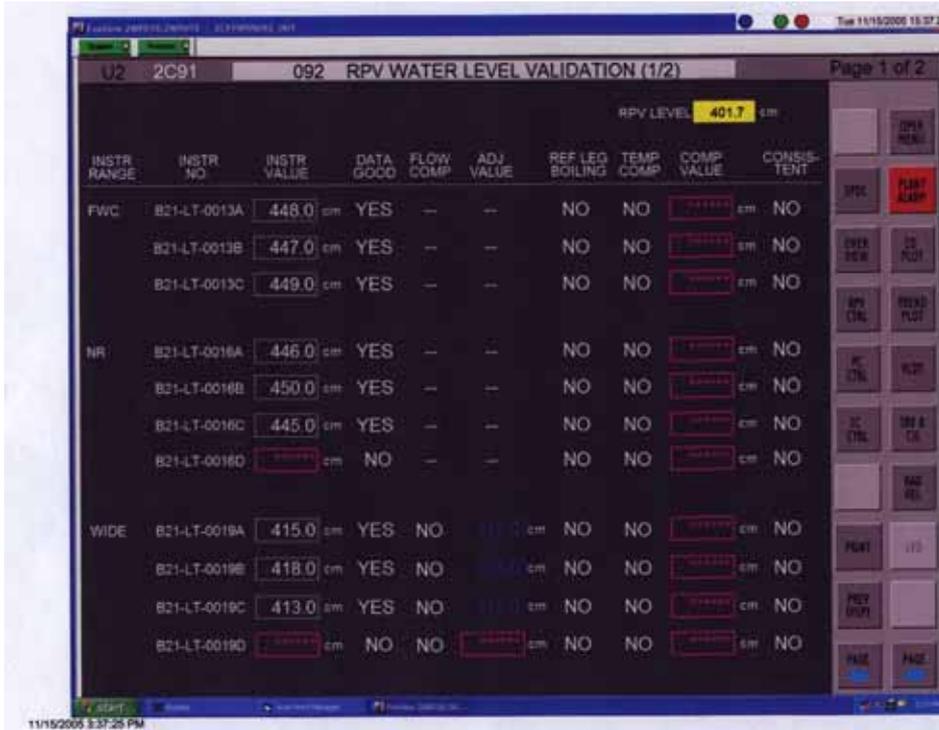
附圖四 FOXVIEW 環境下驗證邏輯的正確性



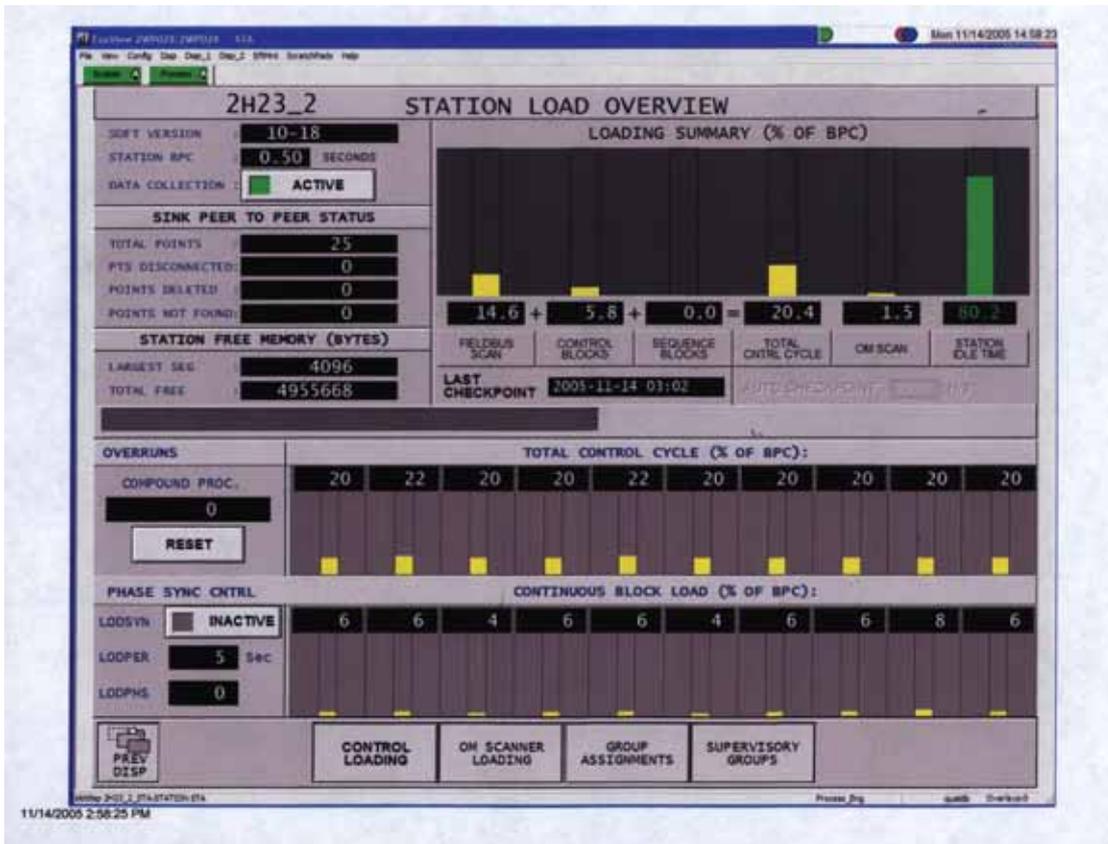
附圖五 FOXVIEW 環境下，CALC BLOCK 實際執行的邏輯



附圖六 MIMIC 功能測試時之 SPDS 主畫面



附圖七 MIMIC 功能測試時，參數、元件狀態變化



附圖八 CP LOADING 測試時，CP LOADING 顯示畫面

Appendix A: Discrepancy Report

Test Area: CP 1C74-1

Discrepancy Report 009
Source Test Procedure 96F-67164-1A51-PERF-TPR

Action Code: X 6 QSB 11/16/04 per J.W.D.

SECTION 1 (TO BE COMPLETED BY TESTER)

SOURCE PROCEDURE / CASE		REV NO: 0
DESCRIPTION OF DISCREPANCY		
REF, SEC. 2.2.2 PROCEDURE FOR VERIFICATION OF LOADING OF CONTROL PROCESSORS AND WORKSTATIONS. IN THE CASE OF THE CP'S 1C74_1, 1C74_2, 1C74_3, 1C74_4, 1C74_5, 1C74_6, 1C74_7, 1C74_8, 1C82_1, 1N31_2, 1N31_3, 1N31_4, 1N31_5, AND 1N31_6 THE PROCESSOR LOAD EXCEEDS THE NOMINAL VALUE OF 75% AS REQUIRED BY THE TEST PROCEDURE WHEN THE GATEWAY IS TURNED ON AND THE LOAD OF THE FIELDBUS SCAN IS FACTORED IN. REFER TO CR No. HPS-8290		
(ATTACH ADDITIONAL PAGES IF NECESSARY).		
SIGNATURE: PAUL BLECHARCZYK <i>P. Blecharczyk</i>		DATE: 10-Nov-2004

SECTION 2 (TO BE COMPLETED BY RESOLVER)

DESCRIPTION OF RESOLUTION	
«DESCRIPTION OF RESOLUTION» <i>The CP Loadings have been verified on 3/02/05. Attached is the table summarizing the CP LOAD DATA after rephasing/relocating control blocks. These values are below the required 75% minimum on the load. Based on the above this DR is closed. See Attached Clarification.</i>	
SIGNATURE: <i>John W. Dush</i>	DATE: 3/2/05

SECTION 3 (TO BE COMPLETED BY LEAD ENGINEER)

DISPOSITION REVIEW, INVENSYS ACCEPTANCE & CLOSEOUT	
CLOSE OUT: SIGNATURE BELOW INDICATES THAT THE DISCREPANCY HAS BEEN ACCEPTABLY RESOLVED AND THAT ALL REQUIRED UPDATES HAVE BEEN MADE TO CODE AND DOCUMENTATION AND THAT ANY CHANGES TO CODE HAVE BEEN SUITABLY RETESTED.	
SIGNATURE: <i>J.W.D.</i>	DATE: 3/17/05
GENE/TPC ACCEPTANCE	
SIGNATURE (GENE): <i>John W. Dush</i>	DATE: 3-17-2005
SIGNATURE (TPC):	DATE:

Action Codes

- 1 - Problem must be resolved before testing can continue.
- 2 - Problem must be resolved before shipment.
- 3 - Problem must be resolved before Integrated Test.
- 4 - Design change marked up on design document, change implemented and tested.
- 5 - Design change. Retest/justification for no retest required.
- 6 - Product Problem.

A«Page»

A-10

附圖九 DR009 14 只 CP LOADING 超過 75%

96F-67164-1A51-PERF-TPR
DR#9 Retest

CP	Load	Date
1C74 1	22 %	3/1/05
1C74 2	20 %	3/1/05
1C74 3	22 %	3/1/05
1C74 4	20 %	3/1/05
1C74 5	20 %	3/1/05
1C74 6	22 %	3/1/05
1C74 7	16 %	3/1/05
1C74 8	18 %	3/1/05
1C82 1	62 %	3/1/05
1N31 2	24 %	3/1/05
1N31 3	10 %	3/1/05
1N31 4	42 %	3/1/05
1N31 5	16 %	3/1/05
1N31 6	15 %	3/1/05

Verified:

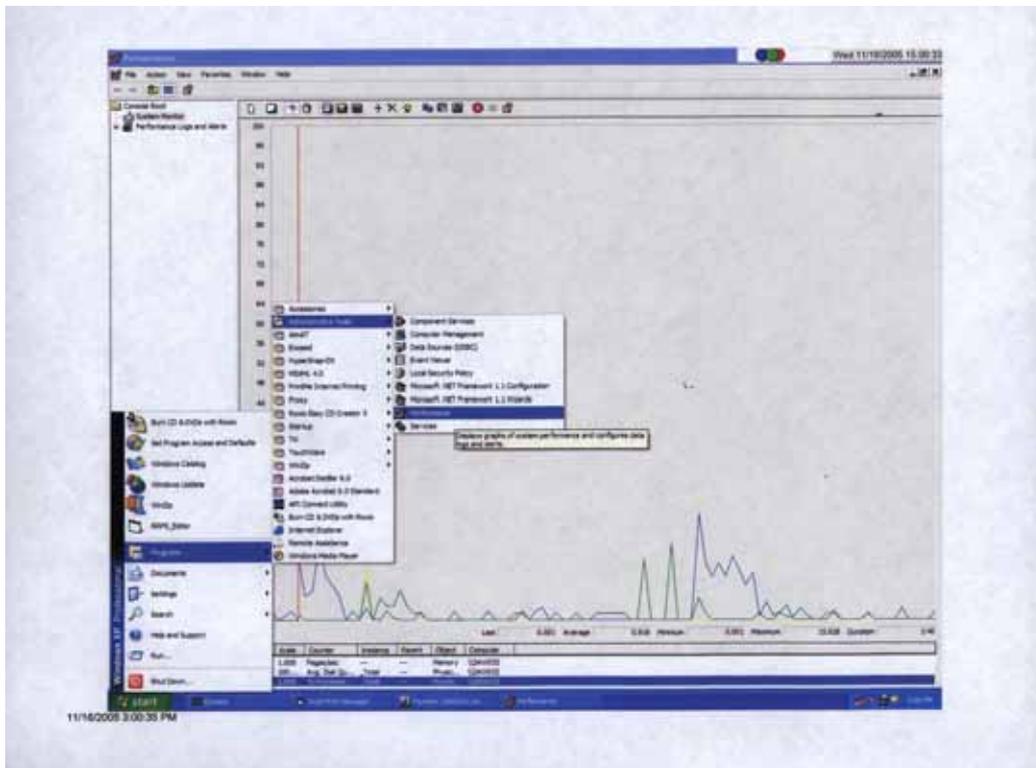
JWD 3/1/05

A-10,4

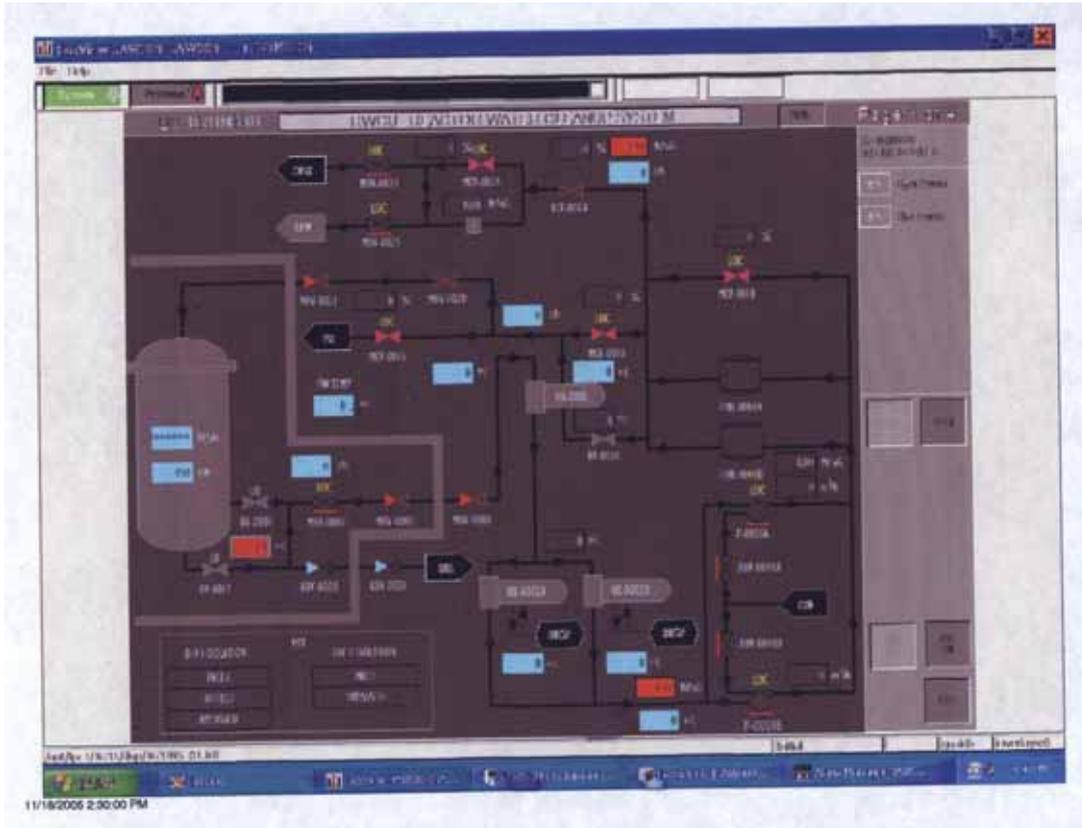
附圖十 DR009 14 只 CP 經重新調整，重新測試完成



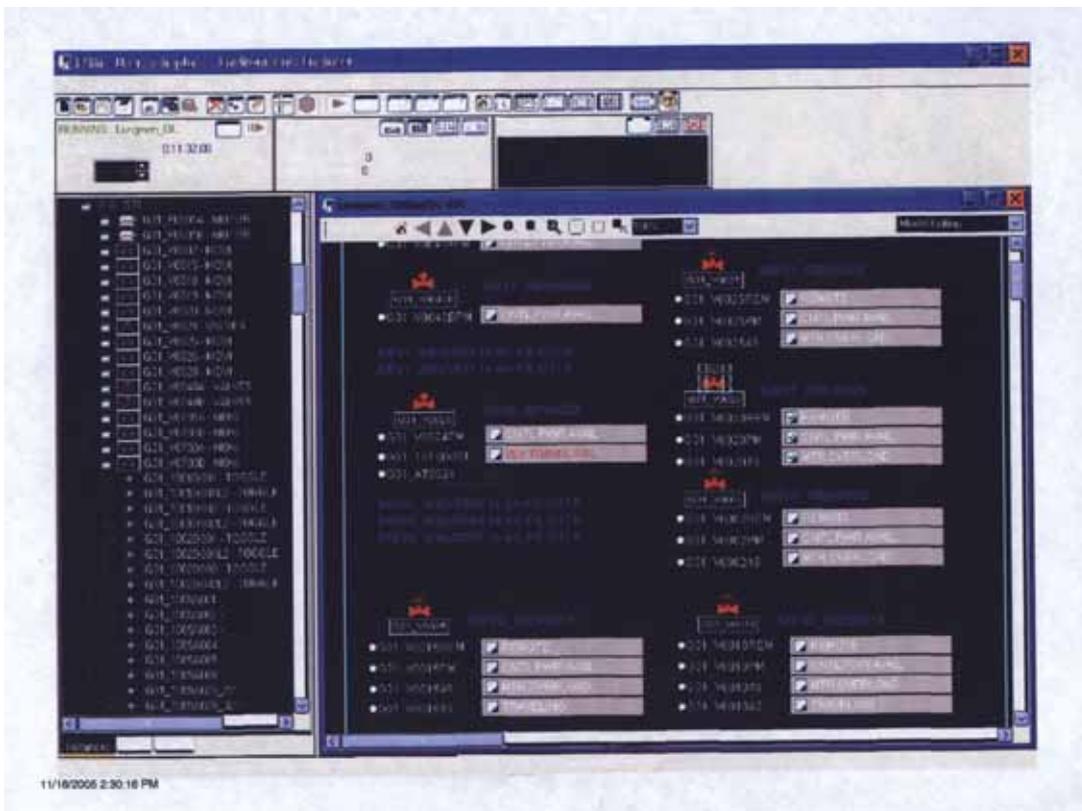
附圖十一 WINDOW 環境下顯示的 AW LOADING



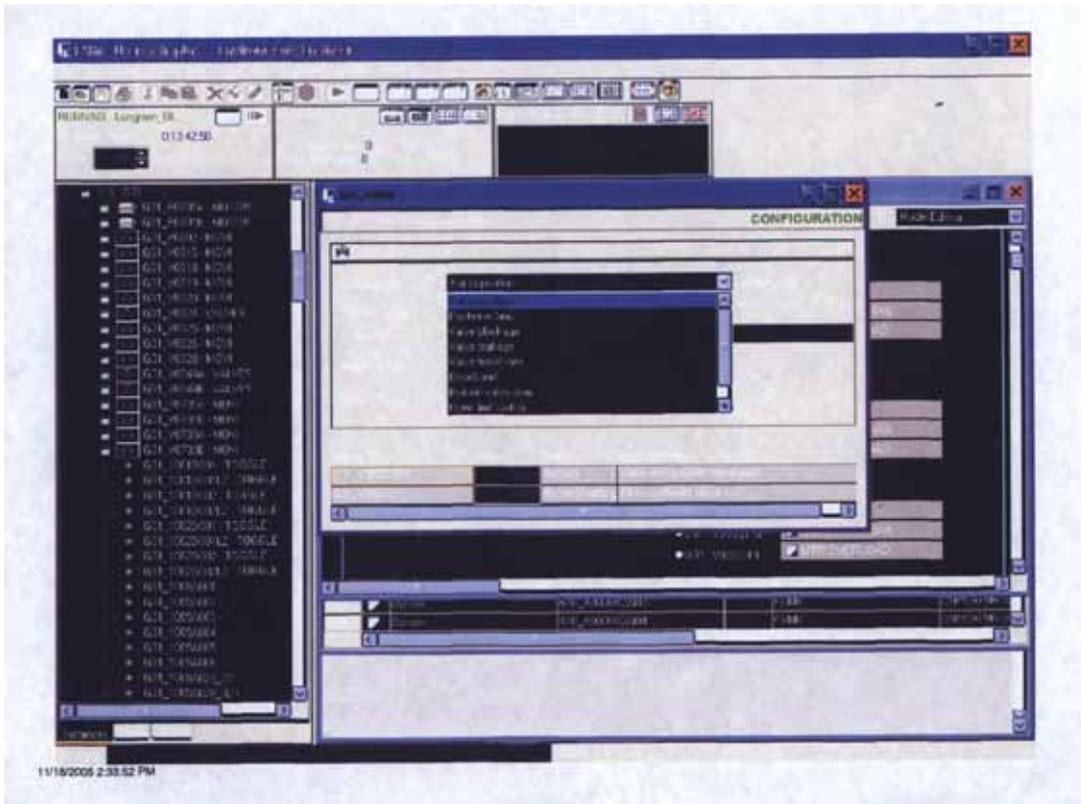
附圖十二 IA 環境下顯示的 AW LOADING



附圖十三 MPL TEST 時 AW 顯示的操作畫面



附圖十四 MPL TEST 時 FSIM 顯示的 CROSS REF. MODEL 畫面



附圖十五 MPL TEST 時 FSIM 顯示的 ANALOG MALFUNCTION 畫面

Display Primitives State Bit Map Tables
Langmuir Nuclear Power Project, Units 1

GE Nuclear Energy
96F-67164-180

1.254.1 DP_PMP2 - 480V Low Voltage Switch Gear (LSWG) Load

DP_PMP2 State Definitions
(31113-1A10-K1008A Rev. 2, 31115-1A10-K1008B Rev. 2, 31115-1A10-K1008C Rev. 1)

NO. OUT	IN_1	IN_2	IN_3	IN_4	IN_5	IN_6	IN_7	IN_8	IN_9	IN_10	State	Colors And Symbols	Colors And Symbols (When with Fan)	Colors And Symbols	Colors And Symbols	Colors And Symbols
No. of State	Trip Coil Not OK	Tripping Not Avail	Running	Stopped	Process Tripped	Internal Tripped	Auto Start Bit Not Perm	Interlock Actual ON	Start Permits	IO BAD						
1	X	X	X	X	X	X	X	X	X	1	Status Error (Bad data)					
2	0	0	1	0	0	0	0	0	0	0	Normal, Running					
3	0	0	0	1	0	0	0	0	1	0	Normal, Stopped					
4	X	X	1	0	0	0	0	1	0	0	Failed to Stop (Motor Running)					
	X	X	0	1	0	1	0	0	X	0	Tripped or Failed to Start (Motor Stopped)					
	X	X	0	1	X	X	1	0	0	0						
5	X	1	1	0	0	0	0	0	0	0	Will Not Stop					
	1	X	1	0	0	0	0	0	0	0	Will Not Start (Motor Stopped)					
6	X	X	0	1	0	0	0	0	0	0	Status Error (Bad Data)					

2005 10 19
Rev. 1

33104 Page 630

附圖十六 MPL TEST 時操作畫面顯示驗證



附圖十七 INVENSYS 公司在 MPL TEST 時之 AW/FSIM 配置