

行政院所屬各機關因公出國人員出國報告書
(出國類別：考察)

SOC 設計技術人才引進及 台灣 SOC 設計園區推廣美西參訪 心得報告

服務機關：經濟部技術處

出國人 職 稱：研究員

姓 名：褚偉利

出國地點：美國

出國期間：自九十一年八月二十一日至二十六日

報告日期：

G10/c09103069

系統識別號:C09103069

公 務 出 國 報 告 提 要

頁數: 9 含附件: 否

報告名稱:

參加SOC設計技術人才引進及臺灣SOC設計園區推廣美西參訪計畫

主辦機關:

經濟部

聯絡人/電話:

/

出國人員:

褚偉利 經濟部 技術處 借調人員

出國類別: 考察

出國地區: 美國

出國期間: 民國 91 年 08 月 21 日 -民國 91 年 08 月 26 日

報告日期: 民國 92 年 07 月 15 日

分類號/目: G10/電子工程 G10/電子工程

關鍵詞: SOC: System On Chip (晶片系統),EDA: Electronic Design Automation (電子設計自動化),Standford: 史丹福大學,Berkeley: 柏克萊大學

內容摘要: 國科會「晶片系統國家型科技計畫」主持人張校長、張執行長偕同行政院科顧組、經濟部技術處、工業局以及園局管理局四單位共同跨海赴美西展開訪才及招商行程;八月二十一日前往舊金山,二十二日參訪加州兩大名校Berkely & Standford,接下來是連續兩天的招商座談,特別值得一提的是二十四日「台灣SoC設計園區推廣座談」由蔡清彥政委親自主持致詞,媒體雲湧而至,科技菁英匯聚,場面因此熱絡非凡。此次參訪團旨在介紹台灣矽導計畫的任務與最近推動的計畫,包括:新竹設計園區,南港設計園區與經濟部的獎勵投資增訂辦法,讓舊金山灣區半導體科技人才瞭解目前台灣在推行的 SoC國家型科技計畫,好返國共襄盛舉,同時爲了長遠的發展,我們亦邀請灣區人才將設計的技術與經驗持續攜回台灣,回國創業,使台灣在既有的製造能力上更增加設計的實力和產值。

本文電子檔已上傳至出國報告資訊網

摘要

關鍵字:

1. SOC: System On Chip (晶片系統)
2. EDA: Electronic Design Automation (電子設計自動化)
3. Stanford: 史丹福大學
4. Berkeley: 柏克萊大學

內容摘要: 國科會「晶片系統國家型科技計畫」主持人張校長、張執行長偕同行政院科顧組、經濟部技術處、工業局以及園局管理局四單位共同跨海赴美西展開訪才及招商行程；八月二十一日前往舊金山，二十二日參訪加州兩大名校 Berkely & Stanford，接下來是連續兩天的招商座談，特別值得一提的是二十四日「台灣 SoC 設計園區推廣座談」由蔡清彥政委親自主持致詞，媒體雲湧而至，科技菁英匯聚，場面因此熱絡非凡。

此次參訪團旨在介紹台灣矽導計畫的任務與最近推動的計畫，包括：新竹設計園區，南港設計園區與經濟部的獎勵投資增訂辦法，讓舊金山灣區半導體科技人才瞭解目前台灣在推行的 SoC 國家型科技計畫，好返國共襄盛舉，同時為了長遠的發展，我們亦邀請灣區人才將設計的技術與經驗持續攜回台灣，回國創業，使台灣在既有的製造能力上更增加設計的實力和產值。

目 錄

壹、出國參訪緣由及目的.....	3
貳、行程重點摘要.....	3
參、心得與建議.....	4
肆、附件一.....	7
附件二.....	8

壹、目的

行政院蔡政委積極推動 SOC 創新設計技術發展，擬定 8/24 協助矽導計劃 SOC 設計技術暨人才引進及台灣 SOC 設計園區推廣，赴美舉行說明討論會，邀請各界襄助，促成本次行程目的之順利達成。

本次出國主要目的：

1. 宣揚矽導計劃創新設計理念，樹立台灣在 SOC 創新技術推動之先驅位。
2. 介紹台灣 SOC 設計規劃，吸引華人回國創業。
3. 介紹台灣 SOC 設計規劃，吸引國際知名廠商在台設立研發機構。
4. 蒐集海外專家建議，作為 SOC 創新技術、設計園區、研發中心規劃參考。
5. 矽導計劃申請業界科專國外研發團隊技術背景查核。

貳、行程重點摘要

行程安排：

甲.8/22: Stanford/Berkeley EE Department 訪問：蒐集建言，師資爭取，爭取 SOC 教授短期教學訪問，爭取留學生及外國學生來台發展。

乙.8/23: EDA 廠商進駐設計特區及研發中心設置爭取

丙.8/24

Am: 台灣 SOC 設計園區推廣座談,介紹台灣 SOC 設計規劃，吸引 來台創業。

Pm 矽導計劃申請業界科專國外研發團隊技術背景查核。

參與人員：

科顧組代表： 蔡清彥政委，林坤豐研究員。

國科會代表：席時昶組長

工業局代表：陳俊傑經理(半導體產業推動辦公室)

NSOC Office 代表：張俊彥校長，張原淙執行長，林寶樹所長，
溫瓊岸教授，吳誠文主任。

科管局代表：李界木局長，陳銘煌組長，夏慕梅研究員。

技術處代表：褚偉利研究員

參、心得與建議

A. 國際合作研究與訪問交流：

8/23 參觀 Berkeley 電機系的 Gigascale Silicon Perasch Center 與 Wireless Research Center (附註一:簡介該兩單位)，該兩中心皆認同矽導計畫的規劃內容與推動策略，與本次隨團訪問的清大、交大教授表示兩方合作的意願，並希望國內推薦優秀的學生或學者至該校訪問研究或攻讀學位。

B. 延攬海外 IC 設計人才回國：

- (一) 8/23 與 Berkeley 與 Stanford 大學的留學生座談中，各有 10 餘位與 20 餘位學生參加，其中有部份為大陸留學生與外國學生，均表示想瞭解回台灣發展的機會與在此計畫所能提供的貢獻，其中部份學生表示對回台灣擔任教職有意願，亦有部份表示回台創業的想法，並詢問政府的相關協助措施。
- (二) 8/24 與灣區新創公司與留美學人座談，約有 200 餘位出席，由訪問團介紹矽導計畫與政府的各項獎勵投資措施以及 SOC 設計特區規劃，絕大多數與會者認同本計畫的策略遠見與可行性，對於參與細節詢問甚詳，如在台灣成立公司的登記以及參與業界研發的程序、政府的輔助辦法(人才、資金、稅賦.....)，同時亦關心 SOC 設計特區開放進駐的時間與辦法等等，均由出席相關單位詳細回答，並將由駐美西科學組擔任接觸窗口，提供未來更進一步的服務。由此次座談的反應，顯示有許多 IC 設計業者或海外學人對

回國投入 SOC 設計有很高的意願。

- (三) 對海外小留學生回國服國防訓儲預備軍(士)官的反應亦相當熱烈，在 Berkeley 大學有小留學生詢問回國服國防訓儲役相關辦法。另外，在灣區海外學人座談中亦有多位與會者洽詢相關辦法，往後應可加強相關宣導活動。

C. 8 月 23 日與主要 EDA Tool 公司會談簡報 (附註二:各公司代表名單)

C-1. Agilent:

- * Agilent 代表指出，該公司對於 SoC Park 的理念非常支持，認為目前所規劃之做法，有助於 EDA 公司在 tool 整合上的推動、在 EDA tool 與 Foundry 合作上的提昇。

黃威教授具體指出 EDA 之開發需緊密結合晶圓廠資訊，台灣在這方面有絕對優勢，非常值得 EDA company 考慮建立合作關係。

- * Agilent 提到在台灣因人才流失嚴重，令 Agilent 對於研發中心或其他合作項目之投資有所卻步。

吳教授指出 Agilent 如能在台灣設置 R&D Center，而非侷限於 Sales 及 AE，這對於工程背景人員的吸引會有所助益。Agilent 認為此一觀點對於他們相當有助益，他們會慎重考慮。

- * Agilent 建議在設計特區中提供各 EDA tool 的整合服務，使不同的 user 其使用不同的 EDA tools，但在設計上可以大幅縮減介面調整工作，事實上，此即 Si-Soft Program 中 Platform service 的任務。

因 Agilent 申請科專計畫已獲得通過構想書審查，規劃小組建議其增加研發人力，藉以具體實現前述 Agilent 所提出之 tool 整合服務。

- * Agilent 建議在設計特區中提供 EDA transaction 功能，以單一窗口協調特區中所有設計者之使用付費模式。
- * Agilent 對於南港園區所提到的 Open Lab 觀念相當認同。
- * Agilent 的測試部門相當願意進駐 SoC Park。

- * Agilent 認為在海外的投資，他們的主要考量是客戶來源、特殊技術優勢及成本，目前他們的初步看法覺得台灣確有優勢，他們會做審慎評估。

C-2. Cadence:

- * Cadence 建議在 IP 開發上應儘量與 Foundry 結合, Brand Name 也是必須加以強調的。
- * Cadence 建議選擇特殊性設計, 如 Low power 切入。
- * Cadence 建議加強人才培養。
- * Cadence 願意在 Low power 技術上與台灣合作。

C-3. Synopsys:

- * Synopsys 詢問南港/大鵬設計特區的區別或重複是否功能?
- * 參訪團代表說明大鵬的功能定位在於半導體產業之整合群聚效用,南港的功能定位在於市場銷售機能。
- * Synopsys 對於 NSoC 計畫所規劃的補助計畫有高度參與意願。
- * Synopsys 李副總針對 Synopsys 技術現況作 15 分鐘簡報。
- * Synopsys 偏重於 Logic 設計, 多項產品均為全球領先, 李副總表達了對於 NSoC 計畫的認同與支持, 擬加速計畫書的申請。

C-4. MAGMA:

居龍副總簡介 MAGMA 公司, MAGMA 係 2001 年 11 月才上市的公司,對於亞太區域的發展有高度興趣。

D. 8 月 24 日與灣區人才雙向討論報告

D-1. 目前半導體界單純走 IP 業務不易成功台灣如何以矽導計畫來完成此一目標?

簡答: IP 的不易成功主要在於沒有交易的平台如果台灣能為全球建立此一平台讓發展 IP 與購買 IP 的公司能夠有交易的地方在加上發展 IP 的公司絕對可以收到其權利金自然容易發展成功當然目前方向雖然正確但如何開發豐富又可以沒問題重覆使用 IP 確未來我們大家要一起努力的.

D-2. 駐進新竹設計園區後, 公司如何使用 EDA Tool?

簡答：基本上，我們希望由未來負責經營的私人公司來與設置於新竹設計園區的 EDA Tool 談，如此可免除每一家新進入的設計公司都需要和 EDA Tool 公司談判的麻煩，同時我們也要求以使用 EDA Tool 的時間來計費，如此可以避免初期昂貴 EDA Tool 的資本支出，以增加小公司營運的彈性。

D-3. 在台灣成立分公司是否需要登記？

簡答：我想成立公司大概都需要登記，尤有進者，如果只是將 IP 掛在台灣 IP Mall 網站上則不一定要成立分公司；但如果希望在台灣享受 R & D 的好處，則需要有相對的研發人才在台灣島上從事技術研發工作，當然，你因在台灣成立公司，也可以享受到上題 B2. 的益處。

D-4. 在台灣成立公司，如何找到需要的人才？

簡答：IC Design Houses 應該找人才不難，當然台灣有不少經營不錯的半導體公司，它們都有分紅來吸引人才，所以你自己的公司需要有相對的競爭力與優點；目前國家知道人才的重要性，因此成立 IC 設計學院可以多培養人才，供應業界需要；另外，國防役的制度亦可以吸引人才留在企業；至於台灣早期的小留學生如獲博士或碩士學位者，也可以返國依服國防役規定來服役 4 年除役。

E. 此次參訪應該算是相當圓滿成功，除了絕大多數的美西菁英認同矽導計畫的策略遠見與可行外，對於執行時應注意的事項也提供寶貴的意見。令人意外的是 8 月 24 日那天的說明會座無虛席，發問踴躍，我們也一一回答來賓，收穫頗為豐富，而不少人士也相當關切何時新竹設計園區可以完工，讓他們遷入。這點可能是 SoC 國家計畫辦公室回國應加速辦理的最重要事務，而技術處最應該 follow up 的是邀請 Agilent, Cadence, Synopsys 等 EDA 大廠來台設立研發中心，以利我國 EDA 產業發展。

肆、附件一

1. 簡介 Gigascale Silicon Pervasch Center at Berkeley University

成立於 1998 年，是美國半導體協會(SIA)下的研究計畫，為解決未來 8-12 年 IC design 與 Test 可能遭遇的問題而發展的校際間的合作，包括 Carnegie Mellon University, University of Michigan, Princeton, Purdue, Stanford, UCLA, UC Santa Barbara, UC San Diego and UC Berkely....

1a. 主要希望達成目標：

技術程次達到 50 奈米(nano meter)

積體電路的集積度高於 10 億個電晶體，同時該晶片的運作速度達 10GHz
整合不同來源的 Mixed-signal IP

晶片成本富競爭力，而且在 Power consumption and (速度)Delay 上都有
好的解決方案少於 30 位設計工程師以低於 6 個月時間完成上述使命。

1b. 主要合作研究的七大題目：

Calibrating Achievable Design

Communication-/Component-Based Designs

Constructive Fabrics

Fully Programmable Systems

Power and Energy in Design

Self-Test of Mixed-Signal System

Verification of Highly-Concurrent, Component-Based Design

主要是集中研究 設計觀念(包括 EDA Tool), Test, Interconnect 與 Power
的問題。希望以嶄新的設計觀念來提升設計的生產力，降低 IC 產品開發
的時間，同時縮短設計與製程能力上的落差。

1c. 平均而言，每年約有 USD\$ 10 millions 的經費，今年因不景氣只有
8.5 millions 的預算

2. 簡介 Berkeley Wireless Research Center (BWRC) at Berkeley University

成立於 4 年前(1998)，每年補助經費約 USD\$ 6 millions，其中 1.2
millions 來自七個廠商的捐款，包括：Cadence, Atmel, Xilinx, Ericsson,
Agilent... 等，另外 4.8 millions 則來自政府(國防部)。

2a. 主要研究領域: Wireless Communication, Public Domain....

2b. 合作的公司派有經驗的技術人員，提供 Technologies, Equipments,
Expertise 指導學生做研究，建立其 Unique Capabilities。

2c. 每半年 BWRC 與合作的公司開一次會，討論運作的策略和方向

2d. 由公司與學生共同決定研究的題目

2e. Intel, Cadence, STM, Hitachi, Infineon, Agilent 等參加，其中 Intel 對
Multiple Antenna radio, UWB, and Digital design 感興趣; STM 提供
0.13 micron 製程; Cadence 捐助價值 USD\$ 700 millions 的 Tool。

2f. 研究生約 60 人，其中 90% in PhD degree; 另有 20 位
undergraduate。

2g. 所獲得的專利共享非歸屬於 BWRC。

附件二 EDA 廠商代表

Agilent:

Jim McGillivray, Vice President, General Manager of EEsof PGU
Frank Mckiney, Sr. Director Business Development/Automatic Test Group
Jim Tabuchi, Marketing and Service Manager/EEsof
Preston Sherwood, Sales Development Manager/EEsof
Jiantao Xiao, Asia Marketing Development Manager/Eesof

Cadence:

Mr. Ping Chao, General Manager of Digital IC Business Unit
Mr. Phil Tu, Group Director
Ms. Nora Chu, Sr Technical Staff

Synopsis

Mr. Jerry Lee, Vice President, Engineering, IC Implementation business unit
Mr. C. Y. Ho, Vice President Engineering, IC Implementation business unit.
Mr. Li Shing Chen, Sr. Staff CAE, IC Implementation business unit

Mentor Graphics:

Greg Hinckly, President and COO
Jue-Hsien Chern, Vice President and General Manager, , DSM Division
Henry Chang, Director of Marketing, Analog Mixed Signal
Tony Liao, Business development Manager